为昕原理图设计 EDA 软件 用户手册

一、引言

1、编写目的

该手册是为了方便用户了解并使用《为昕原理图设计 EDA 软件 V1.0》而编 写,主要阐明了软件的设计流程、界面功能展示、界面介绍等,向用户做解释并 在必要的时候可以给用户做参考。

2、详情

- 软件名称:为昕原理图设计 EDA 软件 V1.0
- 项目提出者:上海为昕科技有限公司法人
- 实施单位: 上海为昕科技有限公司
- 产品用户:计算机、通信、消费电子、工控、医疗、汽车电子、航海航天等
 各行业的硬件工程师

二、产品介绍

为昕原理图设计 EDA 软件 V1.0 是一款符合中国国情的原理图设计软件,聚 焦核心功能,覆盖原理图设计全流程,功能设计更智能化,界面操作更人性化, 让硬件工程师使用得更愉悦、顺畅。为昕科技旨在通过新技术提高硬件工程师设 计原理图的效率,加速完善国产 EDA 布局,面向电子系统/产品研发全流程,提



供更高效、更智能的 EDA 软件及数据服务。

三、设计流程



设计流程

四、功能介绍

1、新建/打开文件

1.1 新建文件

双击桌面图标按钮,点击 File 即可进入新建文件页面,分为 New File 和 New Design。用户可以按照自己的需求选择对应的文件新建。New File 包含工程、设计、库; New Design 包含原理图文件夹、原理图页面、Part、Symbol。





新建文件

1.2 打开文件

通过两种方式打开文件:第一种,点击图标,浏览本地文件,打开对应类型 的文件;第二种,根据展示的最近打开时间的文件,选择对应的文件打开。

| © | Open | Visio | | | |
|--|-------------------|---|---|---|--|
| D New D Open | Browse Local File | Name | Local Path | Recently Opened File Modified Time | |
| Save Save Save Save Save Save Cose Cose Cose | Project | 1 测试文件.opj 2 测试文件231231111opj 3 测试文件.opj | C、工作資料:満述文件 C、工作資料:満述文件 C、工作資料:満述文件 | 2828/12/15 18:29 2820/12/14 19:39 2828/12/13 18:39 | |
| | Design | 1 测试文件.dsn 2 测试文件231231111dsn 3 测试文件.dsn | C.江作资料/潮ビ文件 C.江作资料/潮ビ文件 C.江作资料/潮ビ文件(111111111111111111111111111111111111 | 3628/12/15 10:39 2020/12/14 10:39 2020/12/13 10:39 | |
| | Library | 1 测试L文件.olb 2 测试L文件231231111olb 3 测试L文件.olb | C、工作資料/謝諾文件 C、工作資料/謝諾文件/111111111111111111111111111111111111 | 2020/12/15 10 39 2020/12/14 10 39 2020/12/13 10 39 2020/12/13 10 39 人力町世校 | |

打开文件



2、创建库

2.1 新建 Part/Symbol

通过点击项目管理器中的库文件,右键菜单,选择对应的建库类型。

| 804.vpj | ₩ Ŧ × | B SCH | IEM | ATI | C1 : | PAG | GE1 | × | | | |
|--------------------|---------|--------------|------|-----|------|-----|-----|---|---|---|--|
| | _ | | | | | 1 | | | | | |
| File Part Iree Net | Iree | | | | | | | | | | |
| Search | ρ | <u> </u> | | | | | | | | | |
| Design Resources | | - : | | | | | | | | | |
| | 1 | A I | | | | | | | | | |
| E PAGE1 | | | | | | | | | | | |
| Design Cach | e | | | | | | | | | - | |
| C:\Users\yijia\I | Deskt | _ · | | | | | | | | | |
| | New Pa | art | 1 | | | 1 | | | | | |
| | New Sy | /mbol | | | | L | | | | | |
| | Save | | | | | L | | | | | |
| | Save As | s | | | | | | | | | |
| | Cut | | | | | | | | | | |
| | Сору | | | | | | | | | | |
| | Paste | | | | | | - | | | | |
| | Open F | ile Loca | tion | | | | | | | | |
| - | | E i | 1 | ĵ. | 1 | - | | | 1 | | |
| | | | | | | | | | | | |

新建库文件

| 设置文件类型。 |
|---------|
|---------|

| lew Part Properties | × | New Symbol Properties | × |
|---------------------|---------------------------------|-----------------------|-----------|
| Name | | Symbol Type | |
| Part_Reference | U | • Power | |
| PCB Footprint | | O Ground | |
| Section Count | 1 | ○ Off-Page | Connector |
| Package Type | Homogeneous O Heterogeneous | ◯ Title Block | k |
| Part Numbering | Alphabetic O Numeric | Name | |
| Pin Number Visible | | 1 | |
| | | | |
| | OK Cancel | ОК Сал | cel |
| | | | |

设置 Symbol



设置 Part

2.2 编辑 Part/Symbol

编辑 Part/Symbol 文件,可以通过菜单的 place,选择对应的元素,放置在页面,放置后,可以通过选中页面的对象,右侧属性对应编辑对象的属性信息并及时同步。



3、设计原理图

3.1 元素放置

点击菜单 place, 选择对应的元素放置, 包含电气属性 Part、Power、Ground、 Title Block、Off-page Connector, 以及非电气属性对象等。





放置 Part 界面

3.2 网线连接

电气符号放置好之后,点击 Wire、Bus、Bus Entry 等用于放置导线和总线进行连接,点击 Net Alias 对导线和总线进行名称放置,点击 No Connect 对不连接导线的引脚进行放置,点击 Junction 对十字型和 T 字型相交的导线/总线设置接点,点击 Two Points 对页面的任意两点进行自动的连接。

| | | VXIN Schematic - SCHEMATIC1 : PAGE1 |
|---|---|---|
| File Place Edit View T | Tools Options Help | |
| Line Rectangle Elliptical Poly Arc Line Library Placing C | Test | , ¶ B. N. IX + ^{→→} Two Points Bus Bus Net No Junction Entry Alias Connect |
| 804.vpj 👻 🕂 🖓 🐨 | SCHEMATIC1:PAGE1 × 👔 C:\Users\yijia\Desktop\测试资料\Jupiter测试文档\ | Library27.vlb : 1 🔓 C:\Users\yijia\Desktop\测试资料\Jupiter测试文档\Library27.vlb : 11 |
| File Part Tree Net Tree Seach Design Resources Design Res | U1 U1 U1 U1 U1 U1 U1 U1 U1 U1 | U2 U2 U2 U2 U2 U2 U2 U2 U2 U2 |



3.3 自主编辑

点击页面上的对象,右侧会显示该对象的属性,可以当页同步修改,另外右侧还会 Selection Filter 的功能,可以控制页面的筛选对象种类;有 Statistics 的功能,用于统计原理图页面的相关值。



原理图页面右侧编辑界面

通过菜单 Edit 可以对原理图当页的对象进行复制粘贴、改名、删除、旋转、 对齐、镜像、选择、对齐到格点等操作。



菜单 Edit 修改界面



4、DRC

4.1 设置 DRC 规则

已经设计好的原理图,保存好,点击菜单 Tools 的 Design Rules Check 按钮, 设置 DRC 相关规则。



Design Rules Check 按钮

| Design Rule | Check | | | | | × |
|-------------|----------------|------------------|-----------|--------------|--------|---|
| Options | Rules Setup | Report Setup | ERC Matr | rix | | |
| 🔺 🗹 Elec | trical Rules | | | | | ^ |
| | | | | Batch | Online | |
| Che | ck single nod | e nets | | \checkmark | | |
| Che | ck no driving | source | | \checkmark | | |
| Che | ck no load | | | \checkmark | | |
| Che | ck pin type co | onflicts | | \checkmark | | |
| Che | ck duplicate r | iet names | | \checkmark | | |
| Che | ck off-page co | onnector conne | ections | \checkmark | | |
| Che | ck unconnect | ed input pins | | \checkmark | | |
| Che | ck unconnect | ed pins | | \checkmark | | |
| Che | ck nets witho | ut pins | | \checkmark | | |
| Che | ck unconnect | ed bus nets | | \checkmark | | |
| Che | ck input pins | without serial | resistors | \checkmark | | |
| Che | ck output pin | s without pull- | up resis | \checkmark | | |
| Che | ck output pin | s without pull- | down re | \checkmark | | |
| Che | ck componen | ts on same ne | t conne | \checkmark | | |
| Che | ck component | ts on same ne | t conne | \checkmark | | |
| Che | ck direct conr | ections betwe | en com | \checkmark | | |
| Che | ck ECL source | e drives non-E | CL load | \checkmark | | |
| Che | ck powers wi | th different vol | ltage sh | v | | |
| 🔺 🗹 Phys | sical Rules | | | | | |
| | | | | Batch | Online | ~ |
| ~1 | | | | | | |
| | | | Run Ca | ancel Apply | Help | |

DRC 设置界面 1-Rules Setup





DRC 设置界面 2-Report Setup



DRC 设置界面 3-ERC Matrix



4.2 一键自动检查

| Design Rule Check | | × |
|-------------------------|--------------------------------------|----|
| Options Rules Setup Rep | ort Setup ERC Matrix | |
| Online DRC | On 🔹 | |
| Batch DRC | | |
| DRC Action | Run on Design 🔹 | |
| Use Properties(Mode) | Occurrences(Preffered) + | |
| Warning | Create DRC Markers + | |
| Waived DRC | Preserve + | |
| Show DRC Outputs | None - | |
| Report | C:\Users\yijia\Desktop\测试资料\Jupiter测 | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | Run Cancel Apply Help | .: |

设置好相关的 DRC 选项信息,点击 Run 按钮,直接检查。

DRC 选项界面

5、导出功能

4.1 导出网表

检测好 DRC,选择 Create Netlist 按钮,设置导出的网表对应的第三方的软件,导出对应的文件名称和地址,选择"确定"即可导出。





4.2 导出 BOM 表

点击 Bill of Materials 按钮,选择 BOM 表对应的范围,需要的字段,点击 "Export"按钮,并导出。

| Place Edit View | Tools | Options | s Help | | | | | | |
|----------------------------------|----------|-------------|------------------------------|------------------|------------------------------|----------------------|------------------------------------|------------------|-------|
| epen + + × | SCHEM | ATIC1 : PAG | GE1C:\Users\yijia\Desktop\测绘 | 资料\Jupiter测试文档\J | ibrary27.vlb : 1 👔 C:\Users\ | ijia\Desktop\测试资料\Ju | piter测试文档\Library27.vlb:11 | SCHEMATIC1 : PAG | iE1 × |
| art Tree Net Tree | | 1 | I | | | | I | | |
| Q | | | | | | | | | |
| ign Resources | | | | | | | | | |
| est-yepengceshi.vdn | | 1 A A | | | | | 11 | | |
| SCHEMATIC1 | | | Bill of Materials | | | | | | × |
| PAGE1 | | | | | | | | | |
| Design Cache | | | | | | | | | |
| - 0 : D:\jupiter\t | | | Scope: process entire de | sign | - | | | | |
| - IK : D: Jupiter | | | | | | | | | |
| - () TUP : D: (upite | | | | | | | | | |
| - CONNECTOR : | | | Headers | | Preview | | | | |
| DB9 MALE : D | | | | | | | | | |
| GND : D:\jupit | | | Name Name | | Item | Quantity | Reference | Value | |
| - 🔆 LED-3 : D:\jup | | | PCB Footprint | | 1 | 9 | C1.C2.C3.C4.C5.C6.C7.C8.C9 | 1uE | |
| - 🔆 LM1117-ADN : | | | | | 2 | 8 | D1.D2.D3 | LED-3 | |
| - << OFFPAGELEFT | | | | | - | - 1 | 11 | CONNECTOR | |
| <pre> << OFFPAGELEFT</pre> | | | | | | 1 | 51 | DRO MANE | - 1 |
| RK3399 : D: U | | 1.1.1.1 | | | | | 01030304 | 2005-001 | |
| SP3232EET : | | 1.1.1.1.1 | | | 5 | 4 | 01.02.04.05.05.07.00.00 | 2113401 | - 1 |
| SP3232EEY 1 | | | | | 0 | 9 | R1, R2, R3, R4, R3, R0, R7, R0, R9 | IK | |
| TitleBlock0 : D | | 1.1.1.1.1.1 | | | | 1 | UT | SPS2S2EEY_1_1 | |
| TitleBlock5 : D | <u>-</u> | | | | 8 | 1 | U2 | LM1117-ADN | |
| - ⊤ VCC : D:\jupit | | 1.1.1 | | | | | | | |
| T VCC_BAR : D: | | 1.1.1 | | | | | | | |
| ubrary | | | | | | | | | |
| | - · · | | | | | | | | |
| | | | | | | | | | |
| | | | | | | | | | |
| | | | | | | | | | |
| | | | | | | | | | |
| | | 1.1.1 | | | | | | | |
| | | | | | | | | | |
| | | | | | Export | Cancel | | | |
| | | | | | | | | | |
| | | | | | | | | | |

BOM 导出界面

