嘉立创 EDA 原理图设计软件

使 用 手 册

v2. 2. x

| \square | Ж |
|-----------|-----|
| | -1- |

| 1. | 引言 | . 3 |
|----|------------------------------|------|
| | 1.1. 软件概述 | . 3 |
| | 1.2. 功能说明 | . 4 |
| 2. | 界面说明 | . 4 |
| | 2.1. 登陆界面 | . 5 |
| | 2.2. 主界面 | . 6 |
| 3. | 功能模块 | . 8 |
| | 3.1. 工程准备 | . 8 |
| | 3.2. 放置器件 | . 12 |
| | 3.3. 连接导线 | . 14 |
| | 3.4. 放置网络标识 | 15 |
| | 3.5. 总线放置 | 16 |
| | 3.6. 元器件查找 | 17 |
| | 3.7. 元器件替换 | 21 |
| | 3.8. 高亮网络 | 23 |
| | 3.9. 图框大小设置 | 26 |
| | 3.10. 线框放置 | . 28 |
| | 3.11. 选择器件不加入 BOM 表和不转化为 PCB | . 30 |
| | 3.12.恢复历史工程 | 30 |
| | 3.13. 工程自动保存 | 32 |
| | 3.14. 创建图纸模板 | 33 |
| | 3.15. 导出 BOM 和网表 | . 35 |

1. 引言

1.1. 软件概述

嘉立创 EDA 是一款由中国团队独立开发的电子设计自动化(EDA)工具,拥有完全的 独立自主知识产权。嘉立创 EDA 有两个版本:标准版和专业版。嘉立创 EDA 标准版立项于 2011 年,最先推出海外版本 EasyEDA,2017 正式推出国内版本嘉立创 EDA 标准版。嘉立 创 EDA 专业版是立创 EDA 团队花费一年的时间,全力打造的一个全新的版本,在 2019 年 末推出。

标准版面向学生、教育者,功能和使用上更简单;而专业版面向企业、团队,功能更加强大,约束性也更高。标准版基于 SVG,支持多设备跨平台使用,提供团队协作功能和 文件版本控制。专业版则提供了更强大的功能,如全新 GPU 显示引擎,使用 WebGPU 提供更 强性能,流畅支持 10 万焊盘平移与缩放;全新的高性能铺铜算法,支持 30 万焊盘 8 层 LED 灯板 45 秒完成;提升整体性能,优化内存,30 万焊盘 LED 灯板 PCB 内存占用降至 2.2GB 等。

嘉立创 EDA 的设计理念是为中国人量身定制,提供友好易用的 EDA 设计工具。它服务 于电子工程师、教育者、学生、电子制造商和爱好者,该软件目前在国内个人用户永久免费,提供友好的社区支持,它具有以下特点:

- 永久免费: 嘉立创 EDA 对个人、小团队和学校用户永久免费。
- 云端在线设计:基于浏览器运行,无需下载,打开网站就能开始设计,支持多设 备跨平台使用,设计进度自动同步。
- 百万共享元件库:整合了立创商城的百万元件库及封装,无需自己绘制封装。
- 团队协作和权限管理:强大的团队协作能力,细化到单个工程权限管理。
- 版本管理和历史恢复:文件独立版本控制,互不影响;文件自动保存,一键恢复 历史。
- 一条龙一站式服务:一键生成 Gerber 文件、BOM 文件、坐标文件,方便生产制造。
- 2D、3D 预览:元件库自带 3D 模型,在线查看 PCB 预览。
- 文件导出功能:一键导出 Gerber、BOM、坐标文件, PCB 文件兼容主流设计软件。

 设计生产一键同步:产业链优势,设计制造一条龙,设计完成后一键下单 PCB 与 SMT,缩短设计周期。

总体来说, 嘉立创 EDA 是一款功能强大、易于使用的国产 EDA 工具, 适合各种用户群体, 特别是对于需要快速设计和制造电路板的用户来说, 是一个非常实用的选择。

1.2. 功能说明

嘉立创 EDA 提供了一系列强大的功能,包括原理图绘制、PCB 制作、版本管理、历史恢复等,同时支持多平台同步,兼容主流设计软件。嘉立创 EDA 的 PCB 绘制功能允许用户设计和绘制印刷电路板(PCB)。这个功能集成了多种工具和特性,以便用户能够高效地完成 PCB 设计。以下是一些主要功能的概述:

- 在线设计和编辑: 嘉立创 EDA 提供一个基于浏览器的在线设计环境,用户可以在
 任何支持 WebGPU 的浏览器上进行 PCB 设计,无需下载安装任何软件。
- 元件库和封装:软件提供了丰富的元件库和封装,用户可以直接使用这些资源, 无需自己绘制。
- 多层设计支持: 支持多层 PCB 设计,用户可以定义不同的层。
- 布局和布线:用户可以轻松地进行元件布局和布线,软件提供了多种布线工具和
 选项,以满足不同的设计需求。
- 设计规则检查(DRC):软件具备设计规则检查功能,可以帮助用户发现和修正设 计中的错误。
- 3D 预览:用户可以预览 PCB 的 3D 模型,以更好地理解其结构和外观。
- 团队协作:支持多人协作,团队成员可以在同一项目上工作,提高设计效率。
- 文件版本控制:软件自动保存设计历史,用户可以轻松地回滚到之前的设计版本。
- 输出和生产:用户可以一键生成 Gerber 文件、BOM 文件和坐标文件,方便生产制造。

这些功能使得嘉立创 EDA 成为一个强大而灵活的工具,适用于各种 PCB 设计需求,从 简单的原型设计到复杂的企业级项目。

2. 界面说明

嘉立创 EDA 根据不同的运行模式展示不同的用户菜单,其中客户端的半离线模式和

全离线模式无需登录即可使用,客户端的全在线模式和线上编辑器版本需要用户登录使 用。

下面是运行模式说明:

全在线模式:

- 需要联网使用,需要登录,支持团队协作。
- 数据全部存储在云端服务器。
- 支持自动备份在线工程在本地,编辑器会根据设置的备份间隔把工程压缩包 备份在该文件夹下。

半离线模式/全离线模式:

- 半离线模式支持使用在线系统库。
- 个人的库和工程都存储在本地。
- 支持设置库路径,支持添加多个库路径。
- 支持设置新建工程的默认存放路径。
- 支持添加多个工程存放路径。

2.1. 登录界面界面

客户端的全在线模式和线上编辑器版本需登录使用,下面是登录界面展示:





此外,客户端的半离线模式和全离线模式无需登录即可使用,没录登陆入口。 可在客户端如图所示处切换运行模式。



2.2. 主界面

嘉立创 EDA 专业版提供一个现代简约易用的界面,可以很方便找到常用的功能入口。

以线上编辑器界面为例,下面是嘉立创 EDA 原理图设计主界面展示(点击左侧面板工程设计下工程文件夹中原理图页进入该界面):注:不同运行模式下顶部菜单栏用户界面会有些许差异。



2.2.1.1PCB 设计主界面展示

顶部菜单:提供左上角的顶部菜单,和右上角的用户菜单。顶部菜单展开时,可以用 方向键控制菜单的切换和选中。在头像下拉支持打开个人中心和工作区,和退出登录。头 像左侧可以查看更新信息、点击跳转查看消息、切换编辑器语言、查看工程与云端的同步 状态、切换工作区、查看编辑器版本、全站搜索。

工具栏:根据不同页签和场景,会显示不同的快捷工具图标,可以在设置一顶部工具 栏进行自定义设置。

左侧面板:显示当前用户的所有工程,包括加入的团队工程,双击可打开工程。支持 切换工作区的工程列表,搜索工程,也支持工程右键菜单等操作。

页签栏:开始页页签会固定显示在页签行,打开工程图页后,页签会显示对应图页, 方便用户切换图页和开始页。

画布:原理图设计界面,用户可以在画布的空白区域点击鼠标右键,打开属性弹窗来 修改画布属性。

右侧面板:右侧面板主要用于查看和修改选中项目的属性,管理不同的图层,使用筛 选器快速搜索和过滤工程、文件或库中的元件等功能。

底部面板:库文件入口,包括系统库和工程库文件等,还提供日志、DRC、和查找输 出窗口。

3. 功能模块

下面是嘉立创 EDA PCB 绘制流程中主要涉及的功能模块,分小节介绍。

3.1. 工程准备

在进行嘉立创 EDA 的设计工作之前,您需要首先创建一个新的项目文件。如果您已 经有了一个基于其他 EDA 软件设计的项目文件,您可以直接将其导入到嘉立创 EDA 中,以 继续您的设计工作。嘉立创 EDA 支持多种主流 EDA 软件文件格式的导入。

新建工程操作入口:

- 顶部菜单-文件-新建
- 快捷键 SHIFT+N

| JEDA | 文件 (F) | 编辑 (E) | 视图 (V) | 放置 (P) | 设计 (D) | 布线 (U |
|--------|--------------|--------|--------------|----------|------------|---------|
| 6 | [新建(| N) | • | 📄 工程(J |) | Shift+N |
| 5 | 🛅 打开口 | Ľ程(O)… | Ctrl+O | 2 板 | 15 | 1 |
| 7 | 保存(| S) | Ctrl+Shift+S | 1 原理图 | 1 | 1.01 |
| | □ 保存≦ | 全部(L) | Ctrl+S | PCB(F | ?) | ALOV S |
| ·例工程_' | 另存为 | 5 | • | 🖬 面板 | | 8 |
| | ð 创建版 | 反本 | | 1 元件 | | "Some |
| | 入 切換 | 反木 | | =_= 封茶(\ | n | 5 |
| 新建的Ⅰ | 二程默认会 | 创建一块板 | 子, 板子自带 | 步一个原理图 | 图和一个 PC | B ∘ |
| | | | | | | |

双击原理图即可打开图页。

| | (F) 编辑 (E) 著 | 処图 (V) 放置 | (P) 设计 (D) 布局 (| O) 工具 (T) | 导出 (R) ~ | V2.2.20 私有化测 | 试 (Admin) | ▼ 1 同步中:0 |) 📼 📾 🔔 |
|--------------------------------|-----------------|-------------------|--|---------------------|----------------------|--|-----------|------------------------|------------------------|
| | | 田 Q 13 [城 の 刑 | a []a Ⅲ 0.05 → [ir 颉 [] P1.Schematic1 | nch v 🄊 | ¶ %•• % ≌ | Ŵ <u>→ Acc</u> • [| >• × | ? / ノ の 18页 | ○ ○ □ _{选中} |
| <u>所</u> Q▼ | | Q | | | | | | ▼基础属性 | |
| 有 工 程 中 New Project_2024 | -04-24_11-16-33 | | | | | | A | 名称 | P1 |
| Board1 | | 2 | | | | | | 图纸 | Sheet … |
| 程 - 2 D 1. P1 | | | | | | | • | 图纸边界 | |
| ит | | | | | | | | 边框 | 🗸 显示 |
| 常用 | | 1 | | | | | | 明细表位置 | 浮动工具 |
| 库 | | | | | | | | 尺寸 | ¥CC +5¥ ± (|
| | | 0 | | | | | | 图纸宽度 | ο ο 🖻 - |
| | | | | 表理問 老子 | Schematici Bourdi | 10建日期 2024-04-24 更新日期 2024-04-24 開京 F1 | | S 42% | G 0.05ir |
| | | S | | - <u>北朝</u> - 東河 | New Project | 2024-04-24_11-16-33 | | X 5.4inch | dX 5.38ir |
| | | | | の点立刻 | EDA VI.0 44 | 憲立的EDA | | Y 3.2inch | dY 3.21ir |
| 器件 封装 复用模块 | 3D模型 面板 | 车 内部器件库 | 嘉立创EDA 搜索 | | | Q | 刷新 | >> 1/ | a s |
| 过滤 Q 过滤 | | Q | 器件类型全部 | ~ | | | | 1997 1997 | |
| 系统 全部 | | | 序. 💠 器件 💠 封 | 接 | | ◆ 制造商 ◆ | 描述 | ÷ | |
| 工程 | | | | | 没有数据 | | | | |
| lceda | | | | | | | | | |
| ▼ 库 日志 | DRC 查 | 找结果 | | | K 1 | │ >│ 总计0条 0] | 页 50条/页 | · · | |

此外,嘉立创 EDA 支持多种主流 EDA 软件工程文件导入。

工程文件导入操作入口:

● 顶部菜单-文件-导入

| | 文件 (F) 编辑 (E) | 视图 (∨) | 放置 (P) 设计 (D) 布/ | 局 (O) 工具 (T) 导 | 出 (R) ~ V2.2.20 | 私有化测试 (Admin) | ▼ 💁 同步中: 0 📟 | 🖻 🎝 💽 E | |
|------------------|------------------|--------------|------------------|--|----------------------------|------------------------|-----------------|--|------------|
| F - 🗋 🗋 🗖 | []+ 新建(N) | + | ; [a [a ⊞ 0.05 ~ | inch v ラ 🗊 | ∾ ન ી ≿ ો → | ᢡ᠇⊳᠇╳ | 1100 | | 3 ~ |
| · 图页 | 🛅 打开工程(O) | Ctrl+O | > 开始页 1 *cor] | *inte 🗋 7.Sc | P8.S P10 | | 多对象 | 洗中数量 35 | ÷ + |
| F O T | 保存(S) | Ctrl+Shift+S | | | | 1 4 ⁰ 1 1 1 | ▼ 选择对象 | | |
| 而 有 了 | 🗋 保存全部(L) | Ctrl+S | 22_1024 | | 0 7 8 9 0 | | | | - <u>R</u> |
| 程 □□ □ 立创·梁山注 | 另存为 | | | | | | • 全部 〇 网络标识 〇 5 | 计 〇文本 | ା " |
| | 创建版本 | | | | 6 7 9 9 9 | (| ○ 矩形 ○ 导线 ○ 短接株 | 示识 | |
| 程 ↓ [] | 切换版本 | | RGB565 | 8080并 | | • | ▼ 基础属性 | | 过滤 |
| it 🔤 🖓 | 缓存恢复 | | 10 | | - Bi | | 22次 | < >) | |
| 常 3 | 「4 导入(1) | | DXF | | | | | | 批 |
| □ □ □ □ □ □ | [7] 导出(E) | | ▶ 图片(G) | | | | IJ | | 注 |
| 6 | #TEII(P) | | 喜立创FDA(标准版) | LED | | [| | <> | |
| - 🗅 7 | 关闭合朝(V) | | 嘉立创FDA(专业版) | | 900 C | | 关联 | all the second s | - |
| 8 | 大肉主即(木) | | Altium Designer | LINATO 1 | and an and a second second | 499 | | | |
| | 近期工程(R) | 100 | Allegre/OrCed | | | | 器件 | <> | |
| Board 1 | 又忤源倘… ematic1 |)- | Allegio/Orcad | N.N | | | 🗌 位号 🛛 🗸 | ر <> | |
| | PCB1 | | EAGLE | DAPLINK | oio | (| 唯—ID | <> | |
| 🖨 🔀 Board2 | | 2 H | KiCad | Update Date 2024-04-16 | | r | 一封装 | <> ··· | |
| 🖨 🔁 Sche | ematic2 | - | PADS | Create Date 2024-04-16 Part Number JLCPC8-001 | o | | | | |
| | 1. P1 | 100 | Protel | 立创·梁山派开发板 | | | | 定 ~ | |
| | el 1 | | LTspice | PMS 1 07 8 深圳裏立创科技发展有限/ | · 同 | | S 63% | G 0.05inch | |
| | 1000 | | | 1 3 | | | X 9.95inch | dx -3.48inch | |
| | - | | | | 1 | | r 6.25inch | ay -0.28inch | |
| ▼ 库 | 日志 DRC | 查找结果 | | | | | | | |

下面以导入 AD 工程文件为例。

| | 1 1 | | 100nF | 1 1980 |
|-------------|------------------|---------------------------|----------------------|---------------|
| 提示 | | | | 3 |
| ①注音· | | | | |
| 1.请把原理图和 F | CB 一起压缩成 zip 压缩包 | 后导入,只导入原 | 理图需要手动重新绑动 | 封装, 建议把原 |
| 理图和 PCB 另存 | 为 ASCII 格式后导入,否则 | 可能会导入失败。 | 战导入时间过长, <u>Alti</u> | um Designer导入 |
| 数程 | | | | |
| 2.导入的 PCB 文 | 本將使用編輯器新的字体, | 文本可能会出现轻 | 微变形和偏移。 | |
| 3.因格式和图元设 | 计不一致, 图元导入后可能 | ¹¹ 1会有一定差异, 11 | 制行细检查。具体差异 | 清查看帮助文档。 |
| 4.嘉立创EDA不透 | 祖任何因格式转换差异产的 | 主的损失,如不同意 | 實清不要导入。 | |
| | | | 補认 | EVIE |
| | | 确定 | | 46013 |
| | HDGCPH-P20 | 11-04 | | |

点击确定后选择导入的文件。

| 打开 → 、 ↑ 組织 、 新建文件夹 ▲ 主文件夹 図库 OneDrive - Per 桌面 ↓ 下載 ご 文档 |) 桌面 → ocr_box,3 2024.41_OCR_B OX | 3.29 HC32系列 | で ご ご | 3 在 ocr_box_3 | 29 中現案 | < ↓ 设备 检测 承 上检测 ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ | USB TO SHE |
|--|---------------------------------------|-----------------------|---|---|---|--|--|
| 打开 ☆ → ◇ ↑ 組织 ▼ 新建文件共 ▲ 査文件共 図庫 ▲ OneDrive - Per 桌面 ▲ 下載 ※ ■ 文档 | ● > 貞面 > ocr_box_3 | 3.29 | ~ C | 3 在 ocr_box_3 | × 29 中搜索 ク ロ マ ロ ③ 新唐 - 副本 | 《 | USB: RO SHE |
| ← → × ↑ 組织 < 新建文件夹 ▲ 主文件块 ▲ 図庫 ▲ OneDrive - Per ● 桌面 * ▲ 下載 * ■ 文档 * | → 集団 → ocr_box_3 2024.4.1_OCR_B OX | 8.29 | ~ C | 在 ocr_box_3 | 29 中撥索 ♪ □ ▼ □ ② 新唐 - 副本 | 设备 检测 压检测 ^{VL_SV} | |
| 細訳 ◆ 新建文件夹 介 主文件夹 列 四库 ◆ OneDrive - Per ● 重 重 章 ● 下載 * ● 文档 * | 2024.4.1_OCR_B OX | HC32系列 | 安備 | 新唐 | □ 	 □ ② 新唐 - 副本 | 压检测 (压检测 ^{VL_5V} ^{R3} 4780 | |
| 佘 主文件决 ○ 図庫 ○ OneDrive - Per ● 桌面 ◆ 下戦 ◆ 下戦 ○ 文档 | 2024.4.1_OCR_B OX | HC32系列 | 安晶 | 新唐 | 新唐 - 副本 | 压检测 VL_5V 4.7kD | USB: TO SHE |
| ■ 图库 OneDrive - Pet ■ 桌面 ↓ 下號 ↓ 下號 ↓ 文档 | 2024.4.1_OCR_B OX | HC32系列 | 宏晶 | 新唐 | 新唐 - 副本 | 压检测 VL_5V 4.7kΩ | |
| ■ 桌面 ★ ★ ▼ ▼ ✓ 下载 ★ | 2024.4.1_OCR_B OX | HC32系列 | 宏晶 | 新唐 | 新唐 - 副本 | VL_5V R3 4.7kΩ | |
| i 桌面 | | | - | | | Ψ 4.7KΩ | 1 |
| ⊥ 下载 ★ □ 文档 ★ | | | | | | R2 | - |
| A CARDINAL COLOR | | | | | | | HC- |
| 🔀 團片 🛷 | 2024.4.1_OCR_B | Altium_实例 | HC32系列.zip | | | 起路 | USE |
| 🕖 音乐 🔹 🖈 | UX.zip | P | | | | SSXO | 10 SH |
| ₩数 🖈 | | | | | | C4 12pF | •⊩• |
| 늘 etc | | | | | | F | TT SHI |
| CW32 | | | | | | 接口4 | USE |
| 文 | 牛名(N): Altium_实例1_20. | 24-04-02.zip | | → 自定义文件 (* | zip;*.schdoc;*.p ∨ | | 10 SH |
| | | | 从移动设备上 | _传 打开(O) | 取消 | , d OuF | 1 |
| | ÷ | | HC-ST-003-01-J | VL_5V | ÷ | | HC- |
| | | | | | 18 |] [| |
| | Żł | 文件名(N): Altium_实例1_20 | 文件名(N): Altium 实例1_2024-04-02.zip | 文件名(N): Altium_实例1_2024-04-02.zip 从移动设备」 | 文件名(N): Altium 实例1_2024-04-02.zip 目定义文件 (* 从移动设备上体 打开(O) | 文件名(N): Altium_实例1_2024-04-02.zip 自定义文件 (*.zip,*.schdoc;*.p ~ 从移动设备上传 打开(O) 取満 小日日日 小日日日 小日日 林片内部申源)法波 1000000000000000000000000000000000000 | 文件名(N): Altium_实例1_2024-04-02.zip 文件名(N): Altium_实例1_2024-04-02.zip 从移动设备上传 打开(O) 取満 「Duf HC-ST-003-01-J 大日内部内市海波 |

导入的时候可以根据需要选择不同的选项。

| SMGL | K 55 SMCLK | | LED4 Name | | | |
|--|--|--|-------------------------------|--|----------|---|
| USHGRN USHGRN USHGRN USHGRN VSUS VSUS VSUS CREPWRD | 153 HGRN1 152 HGRN2 12 51 HGRN3 13 50 HGRN4 13 49 VL 3V3 14 49 VL 1V2 号入 | 10.NM | 复位 5V 电路 vL_3V3 | 俞入电压检测 ^{VL_5V} ℎ _{R3} × | USB2 | StdA_SSTX+ C StdA_SSTX+ C GND_DRAIN 8 StdA_SSRX+ 7 SS StdA_SSRX+ 7 SS |
| USBHOC USBHOE USBHPE1 USBHPE2 VSUS N | 文件 类型 : 文件关型: | Altium Designer (*.zip, *.schd | loc, *.pcbdoc, *.schlib, *.ir | L. Y. | HC-ST-0 | StdA_SSR4-5 GND 4 D+ 3 Vbus 2 V 1 03-01-J |
| 2000 200 2000 2 | 选项: | ● 号入文件尺寸: 100MB ● 号入文件 ● 提取库文件 ○ 号入文件并提取库 | Ale ale | | | StdA_SSTX+ C StdA_SSTX+ 9 C GND_DRAIN StdA_SSRX+ 7 SS StdA_SSRX+ 7 SS |
| | 过孔阻焊扩展: 边框来源: | 全部軟以盖油) 調照原设置 ③ 从Keepout层 | | | HC-ST-OF | StdA_SSRX- 5 GND 4 D+ 3 Vbus 2 V J3-01-J |
| ≌电路-1A | 原理图图元样式: | ○ 使用系统主题切换主题自动 ○ 使用系统主题切换主题目动 ○ 使用源文件样式切换主题不可 | 更新颜色) 自动更新颜色) | | USB4 | StdA_SSTX+ 0 C StdA_SSTX- 0 C GND_DRAIN 7 SE StdA_SSRX+ 8 SE |
| 120 10uF | HC-ST-003- | Vbuş <mark>i^c VL 2V</mark> 01-J | 点击导入 | 尋入 取消 | HC-ST-00 | StdA_SSRX-5 GND 4 D+ 4 D- 2 Vbus 1 J3-01-J |
| !滤波 | M3螺丝柱 | 百理區 | z I | Sche | matic1 1 | 55. 10 ¹⁰ |

根据弹窗提示选择新建工程方式。

| USBHGRN | 49 VL_3V3 | | | 甩路 | VL_3V3 | VL_5V | |
|---------------------------------|-----------------|----------------|-----------|----------------------|----------------|-------|-----|
| EXTPWROM | 48 VL_1V2 47 | | v | L_3V3 | R8 | R3 | 1 |
| COREPWRI USBHO | 新建工程 | | | | | | × 📊 |
| USBHO USBHP USBHPE VSU | 所有者 | 个人 | • | 各苯基不会飞 | | 创建团队 | |
| | 工程 | Altium_实例1 | 1_2024-0 | 4-02 | | | _ |
| /sus30 0012FB /0051 | 工程链接 | http://pro.loe | da.cr/lgq | 13726929746/ altium_ | -shi-li-1_2024 | | |
| V 1/2 30 | 描述 | 文件导入更 | 到保存 | 的新工程 | | | 4 |
| USBHMBRI | ~ | ×11 07 (3 | C PRIJ | H3371-1-1- | 保存 | 取消 | |
| | USB5 | | | | USB3.0输 | 出接口4 | |

导入成功!



导入工程后,图纸框格式会改变,可点击右侧属性面板修改格式恢复 EDA 标准图框。

| | | | - m m 4 0 - 4 |
|--------------|---|-------------|-------------------------|
| 分 开始页 〒 PCB3 | 1_P1.schdoc(1)_P1.s @ PCB1 1_P1.schdoc(1).1_P | 観页 | 透中数量。 |
| | | ▼ 基础履性 | |
| | ▲ 王校电路 (************************************ | 名称 | 1_P1.schidoc |
| | | * BK | |
| | | EBSE | Altium_Custom(130 ··· 🖉 |
| | | 围绕尺寸 | 自定义 |
| | | 图纸宽度 | 13inch |
| | | 田纸高度 2 | 9inch 🗘 |
| | | ★ 劉纸履性 | |
| | | ☐ @##8期 | |
| | 2月44日2月2日日日 2月4日2月2日日日日日日日日日日日日日日日日日日日日日 | GETER | |
| | | □ @圈页名称 | |
| | | C @80047 | |
| | | ☐ @IES称 | |
| | | □ @原理到名称 | |
| | | () @更新日期 | |
| | | 一公司 | 深圳商立创料技发展有限公司 |
| | 光日本明由留書後 | □绘材 | 臺立创EDA |
| | M3群型性 | 图页尺寸 | A4 |
| | | 140 | JLCPC8-001 |
| | | | 一 寿文创FDA |
| | → <u>h</u> | □ #** | |
| | | A | |
| | | | |
| | | S 75% | G 0.05inch |
| | | X 20.25inch | dX 20.2284inch |



现在显示就是正常的了。注:部分文件导入时,会因格式和图元设计不一致,导致图 元导入后可能会有一定差异,请仔细检查。具体差异请查看嘉立创 EDA 帮助文档。

3.2. 放置器件

器件操作入口:

- 顶部面板 放置 器件
- 快捷键 F 调出底部面板的元件库列表
- 快捷键 Shifi + F 打开独立放置器件对话框
 点击 放置 → 器件,搜索您需要的器件即可放置

| | 放置 (P) 设计 (D) 布局 (O) 工 | 具 (T) 导出 (R) ~ V2.2.20 私有化测 | 武 (Admin) 🔻 💁 同步中: 0 🔤 🖷 💭 🥊 |
|--------------------------------------|-------------------------------|-----------------------------------|---|
| | 部件/复用模块(P) Shift+F | ᢓ᠊᠓ᡧᢦᢦ᠋ᢗᢄᢘᢦᡧ᠋ | Т 🗆 О О Л / / Л Х |
| ▼ 國页 网络 元件 对象 | ● 快捷器件(F) | | 图页 选中数量 |
| SE Q Y Q | ¹ 。导线(W) Alt+W | | ▼ 基础属性 |
| 有 | 降 总线(B) Alt+B | | 名称 P1 |
| 程 E- New Project_2024-04-24_11-16-33 | P 网络标签(N) Alt+N | | |
| | ← 短接标识(D) | | 图纸 Sheet … 6 |
| 년 | ¥℃ 网络标识(O) | | ▼ 图纸边界 |
| | ▷ 网络端口(I) | | □ □ □ □ □ □ □ □ □ □ □ □ □ □ □ □ □ □ □ |
| 當 | × 非连接标识(C) | | 明细表位置 浮动工具 |
| 库 | ♪ 测试点(T) | | R寸 <u>*약 *</u> * 느 (-) |
| | 10: 复用模块(S) | | |
| | / 折线(L) Alt+L | | Batole . |
| | ノ 圆弧(A) Alt+A | 图 Schematic1 例識目期 2004-04-24 | S 42% G 0.05inch |
| | √ 贝塞尔曲线(Z) Alt+Z | New Project_2024-04-24_11-16-33 | X 0.5inch dX 0.52inch |
| | 〇 圆形(U) Alt+C | <u>>嘉立创EDA</u> V1.0 A4 廃立创EDA | Y 8.25inch dY 8.25inch |
| 器件 封装 复用模块 3D模型 面板库 内部 | 〇 椭圆(E) Alt+E | Q | 刷新 >> 放置 S |
| 过滤 Q 过滤 | □ 矩形(R) Alt+R | An second for the | 1977 - 1977 - 1977 - 1977 - 1977 - 1977 - 1977 - 1977 - 1977 - 1977 - 1977 - 1977 - 1977 - 1977 - 1977 - 1977 - |
| 系统 全部 | 丁 文本(T) Alt+T | ▲ 值 ◆ 供应商 ◆ 制造商 ◆ | 描述 🔷 🛯 |
| 工程 | 🖾 图片(G) | 没有数据 | |
| 收藏 | 田 表格 | | L. |
| Iceda | | | de la companya de la |
| ₽ 日志 DRC 查找结果 | | K 1 >> 总计0条 0页 | ፱ 50 条/页 ∨ |

搜索出想要的元件,点击放置按钮即可放置在画布。

| | 复用模块 C112296 | | ⊗ Q 📇 🗄 |
|--------|-----------------|---|---------|
| 过滤 Q | Dia Q | <u>2.4kΩ ±1% 62.5mW</u> <u>贴片电阻</u> 扩展库 | |
| 统(1) | 全部 | 封装: 0402 编号: C112296 | |
| 程(0) | - 处理器及微控制器 | - CF 品牌: <u>YAGEO(国巨)</u> 路接手册 | |
| 开(0) | - ST(意法半导体) | 型号: RC0402FR-072K4L | |
| eda(0) | - 电阻 | 描述: 申明类型:厚膜申明: | |
| | 贴片电阻 | 率:62.5mW; | 报告错误 放置 |
| | + 二极管 | | 1 |
| | + 连接器 | | |
| | + 继电器 | | |
| | + 存储器 | | |
| | 王 逻辑器件 | | |
| | + 晶体管 | | |
| | + 电感/线圈/变压器 | | |
| | + 显示模块/LED驱动/显; | | |
| | + 时钟和计时 | | |
| | + 音频器件/微电机(马达 | | |
| | + 接口芯片 | | |
| | ▼ 0.02* | | |

底部器件列表:

| | 放置 (P) 设计 (D) 布局 (O) 工具 (T) 导出 (R) ~ V2.2.20 私有化测试 (Admin |) 🔻 💁 同步中: 0 🔛 📼 🖾 🎊 💽 王巧 👻 |
|--|---|--|
| | 13 ि 🛱 🖩 0.05 v inch v 🗩 🗊 ↔ v 🕆 V × V | パノノい〇〇日丁四、 |
| • 國页 网络 元件 对象 | 分开始页 [●] *P1.Schematic1 | 图页 选中数量 0 |
| 所 Q V Q | | ▼ 基础属性 |
| 有 | | 名称 P1 性 |
| it Board1 | 1 | 图纸 Sheet … 夕 C |
| | | ▼ 图纸边界 过 |
| ₩ | | 边框 🗸 显示 |
| 常 | | 明细表位置 浮动工具 ロ × / |
| 库 | | 명식 旋 뉺 누 면 수 다 |
| | | |
| and the second | A | |
| and the second second | | S 140% G 0.05inch |
| | | X 2.35inch dX -4.24inch |
| | | Y 6.6inch dY 1.48inch |
| 器件 封装 复用模块 3D模型 面板库 内音 | 3器件库 嘉立创EDA 搜索 Q 刷新 | 放置 S F P 3D |
| 过滤 Q 过滤 | Q 器件类型 全部 ~ | State of the second sec |
| 系统 全部 | 序. ◆ 器件 ◆ 封装 ◆ 值 ◆ 供应商 ◆ 制造商 ◆ 描述 | |
| 工程 | 没有数据 | |
| PX:RR. | | |
| | | |

鼠标滚轮缩放画布,按住鼠标右键拖拽移动画布;

空格键旋转元件方向,鼠标单击放置在画布,鼠标右击取消放置;

选中图元后,鼠标拖动可移动图元位置,按 Delete 键可删除图元,双击可修改内容。 右键图元出现菜单。

| କା | ま立创EDA | 文件 (F) | 编辑 (E) | 视图 (V) | 放置 (P) |) 设计 (D |) 布局 (O |)工具 | (T) | 导出 (R) ~ V2.2.20 利 | 站有化测试 (Admin) | ▼ 🚯 同步中: 0 |) 🔤 👒 🔔 💽 ±5 🗸 |
|---|--|-----------------------------|---|---|------------------------|-------------------|------------|--|--------|--------------------------------------|---------------|---|---|
| ◆ ● ★ ● ● ● ● ● ● ● ● ● ● ● ● ● ● ● ● ● ● ● | には、日本 には | XH(I) 〕 ○ ○ 网络 ect_2024-04- | 3冊44 (ビ) 日日 「CA 元件 24_11-16-33 | ① ① ① ① ② ○ ○ | 次旦(F) ジューロ の 开始页 | [a ⊞ [] *P1.5 | 0.05 v inc | / ⊥≈ | ₽ ₽ | | | ♪ / ノ √ 元件 基础属性 名称 ID | ○ ○ □ T 図 ~ 选中数量 1 ● =(值) |
| 程设计 | - <u></u> | PCB1 | | | | | ÷ | ۔ جہ | 创 | 删除 Delete 组合 ・ た向旋转 Space | • • | □ 位号 □ 唯一ID | ✓ R4 过渡 |
| 用库 | | | | | | | | | | 左右翻转 X 上下翻转 Y | <pre></pre> | 」 器件 〕 封装 □ 封装 | |
| | AND THE PARTY OF | | | | | | | 泉港 教子 (3) (1) (1) (1) (1) (1) (1) (1) (1) (1) (1 | | 分配位号 清除位号 扇出网络标签/非连接标识 编辑器件 | | S 42% X 5.3inch Y 4.15inch | G 0.05inch dX 0.73inch dY -0.52inch |
| 器件 | 封装 复 | [用模块 | 3D模型 面 | 版库 内部 | 8器件库 易 | 素立创EDA | 搜索 | | | 更新工程库 | 刷新 | >> | 放置 S F P 3D |
| 过滤 | Q | 过滤 | | | Q 器 序 | 件类型 全部 | · ● 封注 | v ŧ d | | 查看产品详情 查看规格书 | ≜ 描述 | | |
| 工程 收藏 Iceda | | | | | 264 GARA | | | | Γā | 查找相似对象(N) Ctrl+Shift+F 添加批注 | | | |
| | 库 | 日志 | DRC | 查找结果 | | | | | | IPC/DAC-2002属性 属性 | 10页 50条/ | 页 ~ | ~ |

3.3. 连接导线

导线是在设计原理图时,用于来连接各个器件之间的网络。 注:导线是具有电气属性的,不能用于当折线使用。 连接导线操作入口:

- 顶部快捷栏 导线
- 顶部菜单-放置-导线

● 快捷键 Alt + W



点击 放置 → 导线(或工具栏上的快捷方式)可进入连接导线状态

点击元器件的引脚端点,即可连接导线。



3.4. 放置网络标识

放置网络标识操作入口:

- 顶部快捷栏 网络标识
- 顶部菜单-放置-网络标识

● 快捷键 Alt + W

嘉立创 EDA 内置了五个常用的网络标识符,如果符号样式不满足需要,可以自行新 建符号 - 网络标识符进行创建。

| | 放置 (P) 设计 (D) | 布局 (O) 工 | 具 (T) 导出 (R) × V2.2.20 私有化测试 (Admin) | 💌 💁 🖓 🗰 📾 🖾 💭 🖽 💌 |
|--|----------------------|---|---|--------------------------|
| | 1 器件/复用模块(P) | Shift+F | X - · □ · 뿌 ≠ ∅ ≒ ∬ - · № 🗓 🧲 | パノノハ〇〇〇丁四、 |
| ▼ 國页 网络 元件 对象 (| 1 快捷器件(F) |) · | | 图页 选中数量 0 🗍 🖡 |
| EF Q 7 Q | 1。 导线(W) | Alt+W | | ▼ 基础属性 |
| 有 五 中 下 New Project 2024 04 24 41 46 22 | ℃ 总线(B) | Alt+B | | 名称 P1 性 |
| 程 Broard1 | ▶ 网络标签(N) | Alt+N | | 图纸 Sheet ···· 久 C |
| T D- D Schematic1 | ← 短接标识(D) | aper and | 2 | mist, Sheet V |
| 寝 | ₩ Υ Υ Υ Υ Υ Υ | 1 - N | <u>柴</u> vcc(v) | * Est.27 |
| | □- 网络端口(I) | • | ** +5V | 边框 🔽 显示 |
| Ê | ¥ 非连接标识(℃) | 1 | ÷ 地(G) | 明细表位置 浮动工具 🗆 🗙 |
| J# | 🥐 测试点(T) | | → 模拟地(A) | 尺寸 쌱 뿌 ÷ ⊕ ↓ ▷ |
| | 1 复用模块(S) | di seconda de la constante de | ④ 保护地(P) | |
| | / 折线(L) | Alt+L | | |
| and the second | ノ 圆弧(A) | Alt+A | | S 140% G 0.05inch |
| and the second second | √ 贝塞尔曲线(Z) | Alt+Z | | X -0.05inch dX -0.06inch |
| | ○ 圆形(U) | Alt+C | | T 0.5men at 5.76men |
| 器件 封装 复用模块 3D模型 面板库 内部等 | ○ 椭圆(E) | Alt+E | Q Rist | >> 放置 S F P 3D |
| 过滤 Q 过滤 | □ 矩形(R) | Alt+R | | |
| 系统全部 | T 文本(T) | Alt+T | ▲ 值 | ÷ |
| 工程 | 区 图片(G) | | anxerx | |
| Iceda | Ⅲ 表格 | | | |
| | | | | |
| | | S. | K 1 ≥ 2 ≤ 1 ≤ 2 ≤ 2 ≤ 2 ≤ 2 ≤ 2 ≤ 2 ≤ 2 ≤ 2 ≤ | 贞 × |

双击网络标识,可对网络标识进行修改。



3.5. 总线放置

当你绘制的原理图需要很多网络的时候,对每个网络都进行画线将非常困难和耗费时间,此时你可以使用"总线"功能。

在嘉立创 EDA 专业版里,总线功能已经有信号束的走向,可以应用到 PCB 上。 总线放置操作入口:

● 顶部菜单-放置-总线

- 顶部快捷栏 总线图标
- 快捷键 ALT + B



3.6. 元器件查找

在原理图中查找元件、导线、总线、符号、文本、引脚等。 元器件查找操作入口:

- 顶部菜单-编辑-查找替换
- 快捷键: CTRL+F

| | (P) 设计 (D) 布局 (O) 工具 (T) 导出 (R) v V2.2.20 私有化测试 (Admin |) 🔻 💁 同步中: 0 🔲 🖷 🚔 🤦 王巧 👻 |
|--|--|--|
| ○ ○ 前前 ○ ○ ○ 前前 ○ ○ ○ ○ 回数 ○ ○ ○ ○ 回数 □ 回数 ○ ○ ○ ○ □ | Ctrl+Z ■ 0.05 v inch v ② ② ① w v % ▷ ♥ · · · · · × × ♥ · · · · · · · × × ♥ · · · · · · × ♥ · · · · · · · × ● · · · · · · · · · · · · · · · · · · · | パーノの〇〇〇丁区〇 岡页 途中数量0 - 基础圆性 名称 昭紙 Sheet … 一〇〇 20 四紙 Sheet … 一〇〇 1 2 四紙 5 X 2 5 140% 6 0.505nch X - 0.4inch aX - 0.509inch |
| | | Y 8.8inch dY 3.69inch |
| 器件 封装 复用模块 3D模型 面板库 内部器件库 | 嘉立创EDA 搜索 Q 刷新 | <u>>></u> 放置 S F P 3D |
| | | |
| 永航 王即 丁程 | 17· → 部計 → ジネ → 道 → 供应問… → 制造問 → 抽込 没有数据 | |
| 上生 收蔵 loeda | | |
| ▼ F 日志 DRC 查找结果 | K 1 >>> 总计 0 条 0 页 50 条/ | 页~ ~ |

输入需要查找的内容,选择精确、查找还是模糊查找,查找的工程。

| | | _K _ N | | | | |
|--------------|--------|--|---|---------|--------------|--|
| 查找 | 替换 | 9 - 19 - 19 - 19 - 19 - 19 - 19 - 19 - | | | | |
| | | | 1997 - 1997 - 1997 - 1997 - 1997 - 1997 - 1997 - 1997 - 1997 - 1997 - 1997 - 1997 - 1997 - 1997 - 1997 - 1997 - | 9.9. | a California | a Star |
| 查找内容: | 全部 | ~ 模糊 | ~ | 1. 1. P | | a de la compañía de la |
| | | | | | | |
| all a second | | | | | | |
| 查找范围: | 当前原理图 | ~ | | | | |
| 查找对象: | 🗸 元件 🗸 | 🛛 网络 🔽 引脚 | 文本 🗸 | | | |
| 输入格式: | _ 使用通酬 | ?符[*?] 🗌 区分 | 大小写 🗌 使月 | 用表达式 | | |
| 筛选对象: | 在已查找 | 结果中查找 | | | | |
| | 10000 | | | 100 | | |

选择查找的内容。

| | 文件 (F) 编辑 (E) 视图 (V) | 放置 (P) 设计 (D) | 布局 (O) 工具 (| T) 导出 (R) ~ | V2.2.20 私律 | ī化测试 (Admin) | ▼ 💁 同步中: 0 |) 📼 📾 🗘 💽 ER | 5 - |
|---|--|---|----------------------------------|------------------------------|--------------------------|--|---|---|--------------|
| F 一 一 ● 所 〇 ▽ 有可 マ ● 項 ● ● New Project 白 ● ● ● ● 夏のard1 王 白 ① Schen 其 白 ① Schen ① | → C · · · · · · · · · · · · · · · · · · | 読品 (III) (III) (III) (III) (IIII) (IIII) (IIII) (IIIII) (IIIII) (IIIIII) (IIIIIII) (IIIIIIII | 05 v inch v D | ≭ % • • 0 (| | × D•• X | ♪ ノ ノ の 留页 基础属性 名称 図紙 PSK10日 | 〇 〇 〇 丁 図 选中数量 0 P1 Sheet … @ C | ~ • 属性 |
| 後 | 1.P1 281 | ・ ・ ・ | 模糊 | ✓ 文本 ; 使用表达式 | | | 図 (10,000) 図 (10,000) 図 (10,000) ス (10,000) | ▼ 显示 浮动工具 00 平 ギ ÷ ④ ↓ 0 □ ○ № → × 4 G 0.05inch dX -6.9inch dY 2.17inch | |
| 器件 封装 复用 过滤 Q 系统 工程 收藏 loeda | 機块 3D模型 面版库 内 过滤 全部 日志 DRC 直线结果 | 引脚类型 非连接标 名称 自定义Ⅲ 封装 描述 器件 | ! 识 性 | 諸找全部 上一个 直 ◆ 供应商… 没有数据 | 下一个 ◆ 制造商 〕 总计 0 务 | 取消 ◆ 描述 ==================================== | | «= 8FF | -) 3D |

查找的范围。

| | 放置 (P) 设计 (D) 布局 (O) 工具 (T) 导出 (R) ~ V2.2.20 私有化测试 (Admin) |) 🔻 💁 同步 中: 0) 🔤 🖷 🏠 🎊 王巧 👻 |
|--|---|---|
| · 回 回 · | こ 3 〒 田 0.05 ~ inch ~ [D] 北 ◆ ペ と 田 ◆ ギ・ D ・ X ⇒ 开始页 | パノ 𝔅 ○ ○ □ T 図 × |
| 有 理 中 New Project_2024-04-24_11-16-33 中 ■ Board1 正 中 ① Schematic1 设 十 2 □ 1. P1 | 直找和潜换 X 重找 替换 | 名称 P1 性 圓紙 Sheet … 〇 C 丁園紙込界 送 |
| | 査技内容: 全部 模糊 査技范語: 当前原理图 查技沈線: 当前原理图 查找沈線: 工程 输入格式: Board1 均喝 使用表达式 当前面页 | 近框 2 思示 明细悪位置 浮动工具 □ × パワ * * * ÷ ① ↓ □ 岡紙双度 □ ◇ □ + × ? S 140% G 0.05inch X -0.3inch dx -6.9inch Y 7.3inch dx -2.17inch |
| 諸件 封装 复用模块 3D模型 面板库 月 过滤 ① 过滤 ② 过滤 ② ① ② ② ③ ④ ③ | 当前选中対象 | >> x= S F P 3D + |
| ■ 日志 DRC 查找结果 | ○ 1 ○ 息计0条10页 50条/ | 页~ ~ |

查找的对象、格式。

| | V | | | | |
|-------|-----------|-----------|---------|----------------------|------|
| 查找 | 替换 | | | | |
| | | | | | |
| 查找内容: | 全部 ~ | 模糊 | • | 289 | |
|))) | | | d'ar | r All | |
| | - Ale | | | | |
| 查找范围: | 当前原理图 | ~ | | | |
| 查找对象: | 🗸 元件 🔽 网络 | 6 🗸 引脚 🗸 | 文本 | - and a start of the | |
| 输入格式: | 使用通配符[*?] |] 🗌 区分大小3 | 写 🗌 使用表 | 長达式 | |
| 筛选对象: | 在已查找结果中 | 中查找 | | | |
| | | | | | |

点击查找全部。

| 查找 | 替换 | | | | |
|-------|--------|--|---------------|-------|-------|
| | | And the second s | | S. S. | -152° |
| 查找内容: | 全部、 | 模糊 | ~ VC | С | |
| | | | | | |
| 查找范围: | 当前原理图 | ✓ ダ 21脚 | 7 文本 | | |
| 输入格式: | 使用通配符[| *?] 🗌 区分大 | ✓ 文本 <小写 □ 使用 | 表达式 | |
| *** | 在已查找结野 | 眼中查找 | | | |

就能在底部的菜单栏看到查找的结果了。

| 清雪 | 2 | | 序号 | \$ ID 🌲 | 图页 | ÷ | 器件 | 符号 🔷 | 名称 🔷 | 全局网络名 |
|---------------|-----|--------|--------|------------|---------------|---|-----------|-----------|------------|--------------|
| ▶ 全部 | (6 | 6 | 1 | \$11234 | P1.Schematic1 | | Power-VCC | Power-VCC | VCC | VCC |
| ▼ □ □ □ □ | (6) | , a | 2 | \$11246 | P1.Schematic1 | | Power-VCC | Power-VCC | VCC | VCC |
| - Fand Direct | | , | 3 | \$11258 | P1.Schematic1 | | Power-VCC | Power-VCC | VCC | VCC |
| | | | 4 | \$11270 | P1.Schematic1 | | Power-VCC | Power-VCC | VCC | VCC |
| | | | 5 | \$11282 | P1.Schematic1 | | Power-VCC | Power-VCC | VCC | VCC |
| ▶ 库 | 日志 | DR | C 查找结果 | | | | | | K 1 > 总计 0 | 条 0页 50条/页 > |

3.7. 元器件替换

嘉立创 EDA 支持通过器件管理器进行器件替换。方便修改器件的物料属性,方便输出规范统一的 BOM。

器件替换操作入口:

● 顶部菜单-工具-器件管理器



选择当前器件进行替换。



搜索要替换的目标器件,找到需要的目标器件后,点击选择。

| 立创考试 嘉立创EC | A 搜索 | | | | | | 180 | | Q = | 青新元件 |
|------------|-----------------------|----------|----------------------|---|---------------|-------|------------------|---|--------|----------|
| inter in a | Letter al | | 选择要 | 替换的器件 | 22 | | 1.00 | | | |
| JUAR Q | Q Q | 品牌 | | 封装/规格 | | 品牌归属地 | | 容值 | | 稿度 |
| 苏联先 | | 武波 | Q | 过滤 | Q | 过滤 | Q | 就过 | Q | 过滤 |
| 工程 | 11 电阻 | AIDE(爱迪) | ÷. 0 | - | | 国际 | | - 0.1eE | â | +2086 |
| 个人 | + 连接譜 | ATC | 92) — | 01005 | | 中国大陆 | | 0.11pF | | ±20% |
| 2574 | | CAL-CHIP | | 0201 | | | | 0.12pF | | -20%~+ |
| 山川若木 | 11 电感觉量度压器 | CCTC(三环) | * | 0202 | | | | 0.13pF | | -20%~-1 |
| EDA客户实施教程 | ⊞ 开发板/开发工具 | | | | | | | | | |
| | 団 存储器 | 清除筛选 | 河田師选 筛选 | 结果:506433 | | | | | | |
| | + 传感器 | | - | | | | | | | 3 |
| | → 继电器 | | <u>100nF ±109</u> | <u>6 50V</u> | 贴片电容(M | 基础库 | 100+: ¥0.0141 | 商城库存: 44378 | | |
| | ∃ 功能消费块 | ~ ~/ | 封读: 0603 | | 编号: C14663 | | 1000+: ¥0.0108 | 贴片库存: 11180482 | | |
| | ① 物联网·通信模块 | X | 品牌: YAGEO | | 图 数据手册 | | 4000+: ¥0.0089 | 4000个/圆盘 | | |
| | 1 电源芯片 | Ocm | 型号: CC060 | 3KRX7R9BB104 | | | 8000+: ¥0.0080 | | | |
| | → 单片机/微控制器 | | 描述: | | | | 48000+: ¥0.0072 | 172 Aver 1997 | | - |
| | → 逻辑器件 | | | | | | | Rotez | 222 | * |
| | → RTC/时钟芯片 | ×***** | 100nF ±109 | 6 50V | 贴片电容(M | 扩展库 | 100+: ¥0.0141 | 商城库存: 442350 | | |
| | I ADC/DAC/数据转换 | | ERE- 0803 | | ·启云· C30026 | | 1000+: ¥0.0109 | 贴片库存: 44450327 | | |
| | · 射频芯片/天线 | | | in the second | | | 4000+; ¥0.0093 | 4000个/圆盘 | | |
| | 士运算放大器化较器 | Oca Oca | 전목 06038 | 104K500NT | C) MARLE IN | | 8000+: ¥0.0085 | and the second se | | |
| | → 通信接口芯片/UART/485/232 | | 描述 | | | | 48000+: ¥0.0078 | | | |
| | + 数码管驱动/LED驱动 | | June- | | | | | 报告错误 | 远 | ₽ |
| | ∃ 三极管/MOS管/晶体管 | | | 1 2207 | | | | and the second of | | - 1 |
| | → 晶振振荡器/谐振器 | | 100 nF ± 109 | <u>6 50V</u> | <u>贴片电容(M</u> | 1 展库 | 100+: ¥0.0160 | 商城库存: 400625 | | |
| | + 音频器件振动马达 | \sim | 1111 1111 1111 11111 | | 编号: C1591 | | 1000+: ¥0.0124 | 貼片库存: 40360633 | | |
| | → TVS/保险丝/板级保护 | X | 品牌: SAMS | UNG(三星) | 🖻 数据手册 | | 4000+: ¥0.0108 | 4000个/圆盘 | | |
| | → 按键/开关 | Cm | 型号: CL10B | 104KB8NNNC | | | 8000+: ¥0.0098 | | | |
| | 王 光耦/LED/数码管/光电器件 | | 描述: | | | | 48000+: ¥0.0088 | 13400400 | - | 8 |
| | 田 电子工具仪器/耗材 | | | | | | | 20001802 | 5 A290 | |
| | → 方案验证板(免费) | ~~~~~~ | (intersteeld) | 10V | 贴片电容(M | 扩展库 | 100+: ¥0.0118 | 商城库存: 488266 | | |
| | → 磁珠/滤波器/EMI优化 | | ▲ 封渠: 0402 | | 编号: C14445 | | 1000+: ¥0.0093 | 贴片库存: 44642826 | | |
| | | | A 品牌: SAMS | | 网数据手册 | | 3000+ : ¥0.0081 | 10000个/圆盘 | | |
| | | Oca Oca | 型号: CL05A | 105KP5NNNC | | | 10000+: ¥0.0067 | | | |
| | | | 描述: | | | | 50000+: ¥ 0.0059 | | | |
| | | | a nar tan | | | | | 报告错误 | 175 | 卒 |

在器件管理器中替换器件可以通过过滤位号,备注、封装信息等属性,并按替换需求 勾选条件,批量替换器件属性。



此时,选中的当前器件已全部替换为目标器件。



3.8. 高亮网络

在原理图的设计过程中,需要经常查看网络的连接关系,可以通过顶部菜单的高亮网 络功能进行网络高亮。

高亮网络操作入口:

● 顶部菜单-视图-高亮网络。



也可以使用快捷键 H 进行高亮,在高亮前需要先在画布选中你需要高亮的导线,导线 右键进行高亮或取消高亮。

或者在左侧网络 Tab,点击导线或网络名进行高亮,但该入口的高亮是临时选中并高 亮,前面的高亮菜单是持续高亮。



也可以在左侧网络列表右键高亮网络。



注意: 高亮网络功能是全原理图高亮, 当你高亮一个网络时, 打开新的图页, 图页内 对应的网络的导线也会进行高亮。

3.9. 图框大小设置

方便工程师设计使用, 嘉立创 EDA 提供了图框大小设置功能。

图框大小设置操作入口:

● 右侧面板 - 属性 - 图纸一图纸尺寸。



可选择合适的图框大小。



3.10. 线框放置

在原理图设计中,为子模块放置线框的主要目的是为了更好地组织和管理电路图中的 各个部分。线框可以将复杂的电路分割成更小的、可管理的部分,这有助于理解和维护复 杂的电路,使原理图的布局更加清晰,提高可读性。

线框放置操作入口:

● 顶部菜单-放置-矩形。



右侧面板可以修改线框属性。



此外,还提供放置其它形状线条,增加文字提示,增加自家产品 logo 等实用功能。

| | 放置 (P) 设计 (D) | 布局 (O) 工具 (T) | 导出 (R) ~ V2.2.20 私有4 | 公測试 (Admin) ▼ 💁 同步中: (|) 🔳 🖻 🗘 🚺 EJS 🔻 |
|--|---|----------------------------------|--|--|---|
| Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state Image: main state <td> 語件/复用模块(P)… 管 快捷器件(F) い。导线(W) いい </td> <td>Alt+W</td> <td>]: ₩ ▼ 10]≿ [P] ◆ "ff ▼ [P] P8.S [P] P10 [P] I</td> <td> ・ → × ぷ / ノ ∪ ・ × 素格 ▼ 基础属性 </td> <td>○○□丁図、 选中数量 1</td> | 語件/复用模块(P)… 管 快捷器件(F) い。导线(W) いい | Alt+W |]: ₩ ▼ 10]≿ [P] ◆ "ff ▼ [P] P8.S [P] P10 [P] I | ・ → × ぷ / ノ ∪ ・ × 素格 ▼ 基础属性 | ○○□丁図、 选中数量 1 |
| 1 程 日 □ 立创梁山派开发板 白· 量梁山 □ 白· 量梁山 | ▶ 回线(B) ▶ 网络标签(N) ◆ 短接标识(D) | Alt+B Alt+N | | ⑦ 高度 ▼ 单元格属性 | 4.55inch 公 2.6inch 没 |
| | → 网络端口(I) → 网络端口(I) ★ 非连接标识(C) パ 测试点(T) 4.6 有田樹块(S) | | 左边 | 宽 高度 描边颜色 | 1.1375inch 0.8667inch #A00000(C |
| | | Alt+L Alt+A Alt+Z | | 填充颜色 填充 线宽 ▼文本属性 | none(默认) C ■ 实心(默认) ~ 1(默认) ~ |
| ⊢ Z ⊡PCB1 È- III Board2 È- III Schematic2 ⊢ Z 1. P1 | ○ 椭圆(E) □ 矩形(R) □ 文本(T) | Alt+C Alt+E Alt+R Alt+T | | 文本 | |
| ⊢ Z @PCB2 ⊢ Z ⊞ Panel_1 | 2 図 图片(G) 田 表格 | | Salawa Pac Dravel Brown | S 63% 4 6028E0A 5 2038 7 7 7 11.65inch | G 0.05inch 浮动工具 · · · × * ^약 [•] [•] [•] ÷ • · · · · |

表格放置操作入口:

● 顶部菜单-放置-表格。

| | 放置 (P) 设计 (D) | 布局 (O) 工具 (T) | 导出 (R) ~ V2.2.20 私有化测试 (Admi | n) 🔻 💁 同步中: 0 🔛 | i 🖷 🗘 💽 ±5 🗸 |
|------------------------|----------------------|----------------|------------------------------------|-----------------|---------------------------------------|
| | □ 器件/复用模块(P) | Shift+F | ····× · □ ≠ ₩ + □ · × | \$1200 | |
| • 國页 网络 元件 对象 | |] 7.Sc. | 👌 P8.S 👌 P10 🍐 F < 🕨 🗸 | ▼ 文本属性 | ^ + |
| m Q ▼ Q | Lo 守线(W) | AIL+VV | | | jlc |
| 1 二 白· 一 立创·梁山派开发板 | ▶ 尽致(B) | Alt+B | | 文本 | ~ ~ ~ ~ ~ ~ ~ ~ ~ ~ ~ ~ ~ ~ ~ ~ ~ ~ ~ |
| · 申· ■梁山 | [N] 网络标签(N) | Alt+N | | | Ctrl / Shift / Alt + |
| 工 程 ⊖-行 Schematic | ← 短接标识(D) | St. It. | 表格设置 × | | Enter 换行 过 |
| iĝ in 2 interferen | * P 网络标识(O) | • | *= ,= | 字体颜色 | #000000(C 谜 |
| | ▷ 网络端口(I) | • | ĂT TĂ | 字体 | Arial(默认) ~ |
| 用 - 2 □ 4. P8 | × 非连接标识(C) | 1 | | 字体大小 | 0.8inch C 批 |
| 库 5. P9 | 2 測试点(T) | | | 4-1/JPE | |
| 🕒 6. P10 | 10 复用模块(S) | | | 1丁1月4日 | |
| - 7. P11 | / 折线(L) | Alt+L | | [样式 | BIU |
| | ノ 圆弧(A) | Alt+A | | 水平对齐 | |
| ian Board1 | √ 贝塞尔曲线(Z) | Alt+Z | | 垂直对齐 | <u>⊼</u> <u>*</u> <u>+</u> |
| 👜 🕕 Schematic 1 | 〇 圆形(U) | Alt+C | | 株有野谷 | |
| - Z @PCB1 | ○ 椭圆(E) | Alt+E | | PAGEMAN | (1+20 |
| E Board2 | □ 矩形(R) | Alt+R | | ▼ 组合 | |
| P1 | T 文本(T) | Alt+T | | 组合 | · · · · |
| | 配 图片(G) | | Schenvite Page | S 63% | G 0.05inch |
| - 🔽 🕁 Panel_1 | 日表格 | | Drawed BCONEDA Reviewed BCONEDA | X 1.65inch | dX 0.16inch |
| | | | C I BIEDA | Y 0.4inch | dY -7.98inch |
| ■ 库 日志 DRC 查找结果 | | | | | |

放置表格后,点击表格,属性面板和表格弹窗可设置表格内容。

| ☆ 嘉立创EDA 文件 (F) 编辑 (E) 视图 (V) 放置 (P 『 ・ □ □ □ □ □ □ □ □ □ □ □ □ □ □ □ □ □ |) 设计(D) 布局(O) 工具(T) 导出(R) 、 (福田 0.05 、 inch 、 (回) 印 w + % | ✓ V2.2.20 私有化測试 (Admir 降 回 + |) ▼ 💁 同步中: 0 🕅 | ₩ (* 0 ±5 • • • • • • • • |
|--|--|--|---|--|
| ● 一文创 梁山派开发版 ① 予紹の ① 文 ① 梁山派开发版 ① ● 一文创 梁山派开发版 ① ● ● 金创 梁山派开发版 ① ● ● 金创 梁山派开发版 ① ● ● 金创 梁山派开发版 ① ● ● ● ● ● ● ● ● ● ● ● ● ● ● ● ● ● | · corr • • inte [/.sc] P8.s ○ 保存个人编好成功!]]C | ★指设置 × *借 .品 适 | 又本确任 文本 字体颜色 字体 字体大小 行间距 样式 水平对齐 垂直对齐 | jic |
| | | interest Taxa Baseda Kanana Baseda Kanana Baseda Kananana Kanana Kanana Kanana Kanana Kanana Kanana | 恢复默 ✓ 组合 组合 S 63% X 11.3inch Y 8.2inch | ↓学式 G 0.05inch dX 9.78inch dY -0.15inch |

3.11. 选择器件不加入 BOM 表和不转化为 PCB

允许用户根据设计需求灵活选择器件的放置和记录方式。例如,您可能只想在原理图中使用某个器件作为参考,而不打算在实际 PCB 中使用它,或者您可能只是想暂时测试一个器件,而不希望它影响最终的 BOM 表,嘉立创 EDA 提供选择器件不加入 BOM 表和不转化为 PCB 功能满足客户此类需求。

我们可以框选原理图部分器件,或者单独对某个器件在右侧属性面板进行该操作。



3.12. 恢复历史工程

提供创建版本和缓存恢复可进行工程备份或者恢复历史工程。两种恢复工程有一定区

别。

创建版本: 该功能可以把工程备份到我们嘉立创 EDA 专业版的云端,备份可分为自动 备份和手动备份两种,手动备份的数量最多只能为 15 份。在创建版本弹窗中输入名称以及 描述,点击确定即可备份在云端。

| 4 | 文件 (F) 编辑 (E |) 视图 (V) | |
|------|--|--------------|--------|
| 0 | □ □ 新建(N) | • | - c |
| | ☐ 打开工程(O) | Ctrl+C | 2 |
| | 保存(S) | Ctrl+Shift+S | 3 |
| | 日 保存全部(L) | Ctrl+S | 3 |
| 1.5 | 另存为 | , | |
|) 6 | 创建版本… | | |
|] 7 | ⑤ 切换版本 | 150 | |
| 创建版本 | | | |
| | | | |
| 标题 | : | | |
| | | | |
| 描述 | E mailed | | |
| | | | |
| | and the second sec | 确认 | 取消 |
| | | -Ó | |

切换版本:目前嘉立创 EDA 专业版暂不支持直接在工程上切换版本,目前的切换版本 是以新建工程的方式实现,把在云端或之前设计的工程恢复。弹窗中显示的是自动备份和 手动备份的工程、创建时间和描述。选择需要恢复的工程文件,点击恢复,即可把备份的 工程重新导入到编辑器中,导入备份的工程与原工程不会冲突。

| | | 文件 (F) | 编辑 (E) | 视图 (V) | | |
|---------------------|--|----------------|----------|----------------|----|---|
| | 5] | [] 新建(N | 1) | • | | |
| | 5 | 🛅 打开工 | .程(O) | Ctrl+O | | |
| | - | 保存(S | 5) | Ctrl+Shift+S | | |
| | _ | 保存全 | :部(L) | Ctrl+S | | |
| | 2 | 另存为 | 1 . J.C. | • | | |
| | <u>ا</u> | 创建版 | 本 | | | |
| | 5. | る 切換版 | 本 | | | |
| 切换版本 | a | | | | 1 | × |
| 931X11X+ | | | | | | ~ |
| 手动备 | 分 自动备份 | | | | | |
| 标题 | | | 创建时 | 间 | | |
| 自动备份 | | | 2024- | 04-16 15:57:59 | | |
| 自动备份 | | | 2024- | 04-16 18:34:19 | | |
| 自动备份 | | | 2024- | 04-22 20:18:16 | | |
| | | | | | | |
| | | | | | | |
| a nel ^{di} | and a start of the | and the second | and and | 恢复 | 取消 | |

缓存恢复: 嘉立创 EDA 专业版提供了一个缓存恢复功能,可以很方便对误删或者编辑器崩溃等情况,进行远程恢复。每个文档打开后都可以在文件菜单下打开缓存恢复。选择

恢复后,会走导入工程逻辑,选择新建工程保存即可。你还可以把历史记录导出到本地, 会作为一个工程压缩包导出。如果不需要保留,可以移除历史记录。

| | EDA 🔄 | 文件 | (F) 编辑 (E) | 视图 (V) | | |
|---------------------------------|--------------------|------------------|---------------------|---|-----------------------|--|
| |) চি | [] # | 所建(N) | + | | |
| | |] ‡ | 丁开工程(O) | Ctrl+O | | |
| | | 仔 | 呆存(S) | Ctrl+Shift+S | | |
| | | | 呆存全部(L) | Ctrl+S | | |
| | [⁻] 3 | 5 | 弓存为 | • | | |
| | | ð f | 则建版本 | | | |
| | 🎦 5 | ه ± | 刀换版本 | | | |
| | 🗋 6 | 41 | 爱存恢复 | . S | | |
| | 🎦 7 <mark>-</mark> | | 20 | | | |
| 夏存恢复 | | | | | | |
| 工程列表 | | | | | 历史记录 | |
| | | | | Q | 2024-04-23 10:20:07 | |
| 名称 | | \$ | 更新时间 | \$ | 2024-04-23 10:15:05 | |
| 立创·梁山派开发板 | | | 2024-04-23 10:20:07 | | 0 2024-04-23 10:10:05 | |
| 立创梁山派·天空星开发板 | | | 2024-04-22 16:32:39 | 1. S. C. S. | 0 2024-04-23 10:05:13 | |
| test | | | 2024-04-16 16:34:00 | 6 | 2024-04-23 10:00:08 | |
| schematic | | | 2024-04-16 16:29:54 | | 2024-04-23 09:55:05 | |
| New Project_2024-04-16_13-20-56 | | | 2024-04-16 14:55:48 | | 2024-04-23 09:50:05 | |
| | | | | | 2024-04-23 09:45:05 | |
| 选择工程 | | | | | 2024-04-23 09:40:05 | |
| | | | | | 2024-04-22 20:58:22 | |
| | | | | | 0 2024-04-16 21:52:31 | |
| | | | | | 选择历史记录 | |
| | | | | | | |
| | | | | | | |
| | | | | | | |

3.13. 工程自动保存

可设置文档自动保存,保存的时间和数量,和工程的自动备份参数设置。

自动备份会将当前工程自动备份到云端,当工程删除后云端备份也会一起删除。工程 备份恢复在顶部文件菜单,恢复备份找回。

如果你使用的是客户端在线模式,会自动备份在线工程在本地,备份路径在客户端设 置。





3.14. 创建图纸模板

在新建的工程中, 嘉立创 EDA 会默认设置一个图纸符号给图页。

如果需要设置自定义的每次新建工程的图纸模板,可以在"顶部菜单 - 设置 - 图纸" 设置默认的图纸模板。

当创建完工程后,会把工程的图纸模板存下来,下次创建新的图页的时候会根据工程 图纸信息进行创建图纸。所以我们可以再另外设置工程图纸的模板信息。

图纸预设操作入口:

● 顶部菜单-设计-图纸预设

| 页设图纸 | | | |
|--------------------|-------------------|--------|--------|
| 图纸: Sheet-Symbol_A | 4 选择新模 | 板 | 编辑图纸 |
| 卫框 | | 明细表 | |
| 边框 | ✔ 显示 | 明细表 | 🗸 显示 |
| 明细表位置 | 右下 🗸 | @图页编号 | <系统赋值> |
| 尺寸 | A4 ~ | @图页总数 | <系统赋值> |
| 图纸宽度 | 11.7inch | @原理图名称 | <系统赋值> |
| 图纸高度 | ت الا 8.25inch | @工程名称 | <系统赋值> |
| 分区起点 | 左上 🗸 🗸 | @板子名称 | <系统赋值> |
| X轴分区数量 | 6 | @更新日期 | <系统赋值> |
| Y轴分区数量 | 4 | @图页名称 | <系统赋值> |
| 刃带宽 | 0.1inch | @创建日期 | <系统赋值> |
| 颜色 | #A00000() C | 公司 | 嘉立创EDA |
| | | 版本 | V1.0 |
| | | | |

图纸模板:点击后选择所需要的新模板。如果后续的图页不需要图纸,在打开的图纸 选择对话框里面勾选"不使用图纸"。

| 夏索 | Q | | 使田園紙 | | | | |
|------|---|----|-----------------|-----------|----|------------|--------|
| | itide O | 序合 | 伝販文合 | 描述立合 | 日合 | 更新时 合 | |
| | 1248 | 1 | Sheet-Symbol D | Summer of | LC | 2023-09-07 | |
| 57C | | 2 | Sheet-Symbol_A | | LC | 2023-09-07 | |
| 桯 | 土功能模块 | 3 | Sheet-Symbol A3 | | LC | 2023-09-07 | |
| Gitt | 土 工控电气 | 4 | Sheet-Symbol_A2 | | LC | 2023-09-07 | |
| eda | 土 焊材/辅料/电池 | 5 | Sheet-Symbol_B | | LC | 2023-09-07 | |
| | + 继电器 | 6 | Sheet-Symbol_A0 | | LC | 2023-09-07 | 选择图纸模板 |
| | 土 音频器件/微电机(马达) | 7 | Sheet-Symbol A4 | | LC | 2023-09-07 | |
| | + 存储器 | 8 | Sheet-Symbol_E | | LC | 2023-09-07 | |
| | 土 物联网/通信模块 | 9 | Sheet-Symbol_C | | LC | 2023-09-07 | |
| | 土 逻辑器件 | 10 | Sheet-Symbol_A1 | | LC | 2023-09-07 | |
| | + 显示模块/LED驱动/显示 | 11 | Sheet-Symbol_A5 | | LC | 2023-09-07 | |
| | 土 时钟和计封 主 按口芯片 土 传感器 土 射频无线电 土 滤波器/EMI优化 | | | | | | |
| | 板级电路保护 数据转换芯片 晶体/振荡器/谐振器 电源管理 | | | | | | |

编辑图纸模板:如果要编辑当前图纸,可以点击图纸名称旁边的"编辑"图标,将会 打开当前的图纸符号库,等待编辑保存。

| | | 1. In 1. I. I. A. A. | |
|-----------------------------------|---|----------------------|------------------------|
| | | | |
| 四月 网络 元件 对象 | ● 开始页] P1.Schematic1_2] PCB1_1 | 國页 | 选中数量 |
| Q | | ▼ 基础属性 | |
| ltum_USB3.0HUB_pre_2024-04-02 (4) | | 名称 | P1 |
| VL18_USB高速电路 | | * 開紙 | |
| HD 1.PI | | 翻纸 | sheet-symbol_a3 |
| PCB1_1 | • | ・ 酸紙尺寸 | 自定义 |
| | | 图纸充定 | 12.5inch |
| USB3.0MICTRELIMOR_1 | | 副板框架 | 8.5inch |
| | | * Bif. Bri | |
| 11 1 | | | 2024-04-02 |
| | | | |
| 1 1 | USB3.0%的出接口2 | DARREN | |
| | | gapters | |
| | | C Gazona | |
| 1 | Almer and the A | 01程名称 | Altium_USB3.0HUB_pre_2 |
| | // USB3.0%휴건범슐디4 USB3.0%휴건범슐디3 | ② @原理藝名称 | Schematic1_2 |
| | | 2 @更新日期 | 2024-04-02 |
| | | □ 公司 | 深圳泰立创科技发展有限公 |
| | New Control Alerer of Logic A | □ 绘制 | ☑ 豌立创EDA |
| | 芯片内部电源地波 Manamatert 2 夏朝日期 2024-04-02 | 回顧及尺寸 | Z A4 |
| | | 040 | JLCPCB-001 |
| | ● (日本日本日本日本日本日本日本日本日本日本日本日本日本日本日本日本日本日本日本 | () 東府 | ☑ 麃立创EDA |
| | | - 16± | V0.1 |
| | | | |
| 2 | | | |
| | | S 75% | G 0.05inch |
| | | X 11.45inch | dX 5.0786inch |
| |)観察英 | Y 7.95inch | dY 7.625inch |

打开后,可以根据自己的需要修改图纸的大小,可以通过左侧的向导调整,也可以手动添加自定义属性,修改表格等。修改完成后,保存即可更新之前的图纸。如果没有及时 更新,请重新打开图页。

| 嘉立创 EDA 文件(F) | 编辑 (E) 视图 (V) 放置 | (P) 布标 | ≣(O) ⊒ | [具(T) | 设置 (I) | 帮助 () | H) | | | | | | | | | | | <u>j</u> R | |
|-------------------------|-----------------------|--------|--------|----------|----------|-------|-------|--------------|----------|----------|--|------|---|--|------|------------|-----------|------------------------------|-----------|
| | ⊕ ⊖ ;; [a !ia ⊞ | 0.1 ~ | inch ~ | 1 | ノ〇 | ∽ □ | T | ⊃ ⊠ | 의 🖽 | 8 (| <u>]0 Oo</u> | ₿ () | • 18 | 46 =8 | 12 2 | a an a | ≥ © | ₽ € | B |
| 属性向导 | | の形 | 颌 🗋 | P1.Schen | natic1_2 | G P | CB1_1 | | 📻 sh | eet-symb | ol_a3 | | | | | | | | |
| ▼ 基础属性 | | Jun . | dund | mhn | 2 | 3 | dand | 4 1111/11 | 15 | 6 | nhun | 7 | | ntin | 9 | 10 | dana | 11 | 12 |
| 符号/封装只用于记录图形和 | 」屬性位置,屬性值清在醫件中維 | | | | - | | | - | 2 | | _ | | _ | | , | | - | | |
| 护。 新建器(牛 | 关联器件 | - | | | | | | | | | | | | | | | | | |
| 副件 | - | | | | | | | | | | | | | | | | | | |
| | | | | | | | | | | | | | | | | | | | |
| 图纸屋件 | | 4 | | | | | | | | | | | | | | | | | |
| 公司 | <company></company> | | | | | | | | | | | | | | | | | | |
| | <pre></pre> | 0. | | | | | | | | | | | | | | | | | |
| | <reviewed></reviewed> | | | | | | | | | | | | | | | | | | |
| 一版本 | Version > | | | | | | | | | | | | | | | | | | |
| 图页尺寸 | Page Size> | | | | | | | | | | | | | | | | | | |
| | <@Project Name> | | | | | | | | | | | | | | | | | | |
| (四百日数 | < @Page Count> | 4 | | | | | | | | | | | | | | | | | |
| @要新日期 | < @Update Date> | | | | | | | | | | | | | | | | | | |
| @创建日期 | Create Date> | 3 | | | | | | | | | | | | | | | | | |
| ○ @ 5.2 円 45 ○ 原理图文称 | s@Schematic Names | | | | | | | | | | | | | | | | | | |
| | Rart Numbera | 1 | | | | | | | | | | | | | | | | | |
| () 图页编号 | <@Page No> | | | | | | | | 3 | | | <@ | Schemati | c Name | > | 更新日 创建日 | 期 明 | <@Update Dat <@Create Dat | 8> \$> |
| @图页名称 | <@Page Name> | | | | | | | | 18 18 |)页 (利 | <drawed< td=""><td>></td><td><@Page N</td><td>ame></td><td></td><td>物料编</td><td>56 ·</td><td>Part Number</td><td>-</td></drawed<> | > | <@Page N | ame> | | 物料编 | 56 · | Part Number | - |
| GHART | · · · · · · · · | 1-1-1 | | | | | | | - | F (K) | <review< td=""><td>80></td><td></td><td></td><td><@</td><td>Project Na</td><td>ime></td><td></td><td></td></review<> | 80> | | | <@ | Project Na | ime> | | |
| | | 1 | | | | | | | | 0 | 1780 | DA | 版本 <version2< td=""><td>尺寸 <page s<="" td=""><td>ze></td><td><u>д «</u></td><td>Compage N</td><td>o> # <@Pag anv></td><td>2 Count></td></page></td></version2<> | 尺寸 <page s<="" td=""><td>ze></td><td><u>д «</u></td><td>Compage N</td><td>o> # <@Pag anv></td><td>2 Count></td></page> | ze> | <u>д «</u> | Compage N | o> # <@Pag anv> | 2 Count> |
| | | | - 1 | | | 1 | | 1 | | | | * | | - | 2 | | 1 | | |
| | | | | | | | | | | | | | | | | | | | |
| | | | | | | | | | | | | | | | | | | | |

3.15. 导出 BOM 和网表

嘉立创 EDA 支持导出 BOM 表(物料清单),以便于你购买所需的零件。 导出 BOM 操作入口:

- 顶部菜单 文件 导出 物料清单 BOM
- 顶部菜单 导出 物料清单 BOM

导出 BOM 弹窗:

| | 导出BOM | | | Chaot Cumho | A core Schemat | tic P int | orfoor | Coh P D | 0 Schematic | | | × | う数量 0 |
|---------|---------------|-----------------|---------------|-------------|----------------|-----------|--------|---------------|-----------------|----|--------|----------|--------|
| 立创·3 | 范围: | 梁山 : Schematic | | • | 过滤 | Q | | ↑ ↓ × | | | | | |
| 다 🔜 梁니 | 文件名称: | BOM 梁山 Schemati | ic 2024-04-24 | | 统计 | . A | | 标题 | 属性 | 排序 | 键名 | | 0C |
| tt: | - tot big mot | Q 11 011 0 0011 | | | ✔ 序号 | | | No. | 编号 | 无 | 无 | | |
| 🖻 🔀 Boa | 文件类型: | • XLSX () CSV | | | 🗸 数量 | | | Quantity | 数量 | 无 | 无 | | |
| | 30131月1日回日- | □ 会选 | | | 🗸 备注 | | | Comment | 备注 | 无 | 主键 | | 200 |
| 2 | + | | | | □ 分类 | | | Designator | 位号 | 升序 | 次键 | | * |
| 🖶 🔜 Boa | | | | | 引脚统计 | | > | Footprint | 封装 | 无 | 主键 | | ~ |
| 🕀 🛨 🚺 | ✓ 去掉 🤅 | I入BOM > 含有 | 否 | * | 实时价格 | | < | Value | 值 | 无 | 主键 | | |
| | 去掉 | 到PCB × 含有 | 否 | ~ | 买时库仔 | | | Manufacture | 制造商编号 | 无 | 主键 | | 상 11 |
| | | | | | ▲ 证 满性 | | | Manufacturer | 制造商 | 无 | 主键 | | |
| | | | | | | | | Supplier Part | 供应商编号 | 无 | 主键 | | ~ |
| | | | | | 3D横型 | | | Supplier | 供应商 | 无 | 主键 | | |
| | | | | | | | | | | | | | |
| | | | | | □ 名称 | 5 | | | | | | | |
| | | | | | | | | | | | | | 0001 0 |
| | | | | | | | | 41 | (CT B+2) /CT 7 | | UR OLL | Then had | 0000 |

功能说明:

范围:选择导出工程的 PCB 还是原理图的 BOM 表

文件名:导出 BOM 的文件名

文件类型: 只支持 XLSX 和 CSV 格式

过滤规则:支持添加过滤规则,把不需要的元件进行过滤。过滤配置会保存在个人偏好,云端同步。

全部属性: 中间则是 BOM 表的类型或器件的属性。可以根据需要勾选需要导出的属性。

导出网表操作入口:

嘉立创 EDA 专业版目前只支持导出部分 EDA 工具的网表文件格式。可导出单一文档网表也可导出整个工程的网表。

- 顶部菜单-文件-导出-导出网表
- 顶部菜单-导出-网表

目前支持导出嘉立创 EDA, Allegro, PADS, Protel2 的网表。

| ☆ 嘉立创EDA 文件 (F) 編指 (E) 视图 (V) 『 ▼ □ □ □ □ □ □ □ □ □ □ □ □ □ □ □ □ □ |) 放置 (P) 设计 (D) | 布局 (O) 工具 (T) 号出 (R) ∨ V2.2.20私有化測 15 √ Inch √ ⑤ む w * ? と 図 ★ 땾 * r | l武 (Admin ➤▼ × | | | • • |
|---|--|---|-------------------|--|---|--------------|
| Image: Section 2010 Image: Section 2010 Image: Section 2010 Image: Section 2010 Image: Section 2010 Image: Se | 読む目前の 読む目前の (1) (1) (1) (1) (1) (1) (1) (1) (1) (1) | Allegro(.tel) Allegro(.tel) Allegro(.tel) Allegro(.tel) Allegro(.tel) Allegro(.tel) PADS(.asc) Protei2(.net) Bit del Excel Interface Sch PADS(.asc) Protei2(.net) Bit del Excel Interface Sch Nettist_Schematic Interface Sch Bit del Excel Interface Sch PADS(.asc) Protei2(.net) Bit del Excel Interface Sch Nettist_Schematic_2024-04-24 Interface Sch | → × × matic | ♪ ノ ぷ ○ 副页 基础属性 名称 圆纸 图纸边界 边框 如個表位置 尺寸 圆纸宽度 函纸高度 分区起点 X铀分区数量 ゾ铀分区数量 刀带宽 颜色 35% | ○ □ T E 选中数量 0 送中数量 0 送中数量 0 ごの中数 0 ごの時間 0<td>✓ I 属性 过滤 批注</td> | ✓ I 属性 过滤 批注 |
| 庫 日志 DRC 直控结果 | | | | Y 12.95inch | dY 12.97inch | |

4. 简要设计流程介绍

工程师使用嘉立创 EDA 软件设计原理图的典型流程如下:



4.1.项目初始化

第一步, 创建新项目或导入现有项目。

在进行嘉立创 EDA 的设计工作之前,您需要首先创建一个新的项目文件。 在 文件-新建-工程 新建工程,新建的工程包括了一个原理图页和 PCB 页。

| ☆ 嘉立创EDA 文件 (F) 视图 (V) 下単 (A) □ □ □ ○ ○ □ □ □ ○ □ □ □ □ ○ ○ □ | 设置 (I) 帮助 (H) T程(J) Shift+N | V2.2.20 私有化 规试 (Admin) ▼ ④ 同步中: 0 |) 📕 🐚 🖓 🛄 EUS 🖞 |
|---|--|--|-----------------|
| | ① 元件 〕 封装(Y) | | |
| | 6 3D模型(D) | | |
| □ 100 梁山源开发板 □ 立创梁山源开发板 □ 立创梁山源,天空星开发板 □ 立创梁山源,天空星开发板 □ 三 我参与的 | ■ 图纸 → 网络标识 → 网络端口 □ 无电气标识 20 复用模块 | | |
| 1 St 2 St 2 | 🖬 面板库 | 更多 | |
| | | | 容服微信 |
| | | | ○ 电话 |
| a fair and a | 新建封装 新建3D模型 新 | 建复用 | 反馈 |
| | | A BAAltium | |
| | Ki 💦 | | |

出现新建工程弹窗。

| Ś |) 嘉立创 EDA 文件 (F) 视图 (V) 下単 | (A) 设置(l) 帮 | 助 (H) | V2.2.20 | 私有化测试 (Admin) 🔻 | 1 同步中: 0 | 💻 🖷 🗘 🧕 |) II - |
|-----|--|-------------|---------------------------------|------------|-------------------|----------|---------|-------------------|
| | | | | | | | | |
| * | 工作区: 私有化測试 (Admin) ~ | ♀ 开始页 | | | | | | |
| 所有 | 过滤 | | | | | | | 1 |
| 工程 | ⊨- & lceda | | | | | | | |
| 坐 | 🛅 立创·梁山派开发板 | 新建工程 | | | × | | | |
| 一用店 | 🛅 立创梁山派·天空星开发板 | | | | | | | 100 |
| -+- | :三我参与的 | 归属 | 私有化测试 (A > 🔏 Iceda | 确认团队归属 ~ 0 | 创建团队 | | | 100 |
| | | 工程 | test 修改工程名 | | 1 1 | | 1 | ~ |
| | | | | | | | 当白 () | \Leftrightarrow |
| | | 工程链接 | https://eda.lceda.cn/aaaaaaa/ t | est 自动生成链接 | | | 11175 2 | 2325号 |
| | 1997 - 19 | 描述 | 1 西日供社 司工情 | 1 1 | 1 2 ¹⁰ | | 5 | 20 |
| | | | 坝日捆还, リ个填 | | | | 客) | 服微信 |
| | 1997 - 1997 - 1997 - 1997 - 1997 - 1997 - 1997 - 1997 - 1997 - 1997 - 1997 - 1997 - 1997 - 1997 - 1997 - 1997 - | | | | | | | |
| | 100 C | | | | | | - | 电话 |
| | | | | 保仔 | 取消 | | | |
| | | | | | e e | | J | 反馈 |
| | | | | | | | | |
| | | 导入专业版 | 导入标准版 导入Altium | | | | | |
| | | Ki | | | | | | |
| | | | | _ | | | | T |
| * | | | | | | | | |

点击保存。

| ୢୠୖୢ | 喜立创EDA | 文件 (F) | 视图 (V) | 下单 (4 | A) 设置 | (I) 帮助 | (H) | | | | | V2.2.20 | 私有化测试 | (Admin |) 🔻 🕩 🕬 | 時中: 0 📔 | i ∿ ⊅ | E 🚺 🗉 | 5 🔻 |
|-----------------|-------------------|------------------------|----------|-------|-------|--------|------|----|----|----------|-----|---------|-------|--------|---------|---------|-------|----------|------|
| 1 + - | | |) N © | 3 | | | | | | | | | | | | | | | |
| + | 图页 | | | | ∽ 开 | 颌 | | | | | | | | | 工程 | | | | * |
| 所(| 27 | | | Q | | | | | | | | | | | 基础属性 | | 691 | 0 | .5 |
| 有五百 | - itest | 100 | J. | | 1 | | | | | | | | | | 名称 | | test | | 一個 |
| f± | 🖨 🔀 Board | 1 | - Al- | | | | | | | | | | | | 工程归属 | | Iceda | | |
| 上程设 | ⊕- <u>-</u>] Sch | nematic1 原 PCB1 PCB | 理图页 而 | | | | | | | | | | | | 创建时间 | | 2024 | 04-25T01 | 批注 |
| 计 | | | | | | | | | | | | | | [| 更新时间 | | 2024 | 04-25T01 | |
| 常用 | | | | | 1 | | | | | | | | | ľ | 工程属性 | | 私有二 | 程 | |
| 库 | | | | | | | | | | | | | | | 成员 | | | 6 | 63 |
| | | | | | | | | | | | | | | | 成员 | | 角色 | | |
| | | | | | | | | | | | | | | | 王巧 | | 归属 | | |
| | | | | | | | | | | | | | | | | | | | |
| | | | | | | | | | | | | | | | | | | | |
| 器件 | 封装 1 | 夏用模块 │ 3 | D模型 | 面板库内 | 部器件库 | 嘉立创ED | A 搜索 | | | — | | Q | | 刷新 | >> | | | SFF | P 3D |
| 过滤 | Q | 过滤 | | | Q | 器件类型 | 全部 | | • | | | | | | | | | | |
| 系统 | | 全部 | | | | 序. 🔷 🖁 | #件 👙 | 封装 | \$ | 值 | 供应商 | ♦ 制造 | 商 🔷 | 描述 | ÷ | | | | |
| 工程 | | | | | | | | | | 没有数据 | | | | | | | | | |
| 收藏 | | | | | | | | | | | | | | | L. | | | | |
| Iceda | | | | | | | | | | | | | | | 2 | | | | |
| + | 库 | ●日志 | DRC | 查找结果 | | | | | | | K 1 | > 总计 | 0条 0页 | 50条/ | (页 ~ | | | | ~ |

如果您已经有了一个基于其他 EDA 软件设计的项目文件,您可以直接将其导入到嘉 立创 EDA 中,以继续您的设计工作。在 3.1 节中例举了如何导入其他软件的工程,这里不 再赘述。

4.2.图纸属性设置

新建工程后,若我们有相关需求,可以在右侧属性面板中修改图页属性,如栅格、网格、缩放等。在设计过程中,当点击了画布空白处,也可以点击切换到画布属性设置。嘉 立创 EDA 提供了很多个常用设置项,方便后续的画图操作。



在新建的工程中, 立创 EDA 会默认设置一个图纸符号给图页。

如果需要设置自定义的每次新建工程的图纸模板,可以在"顶部菜单-设置-图纸" 设置默认的图纸模板。这部分在 3.9 小节图纸预设讲过,就不赘述了。 当创建完工程后,会把工程的图纸模板存下来,下次创建新的图页的时候会根据工程 图纸信息进行创建图纸。所以我们可以再另外设置工程图纸的模板信息。



可修改属性如下:



4.3. 元件放置

从元件库中选择所需的元件符号,在原理图页面上放置元件符号。调整元件位置,使 其符合设计要求。嘉立创提供近百万条在线库供大家使用,无需一个一个绘制符号封装, 提高设计效率。

| 器件类型 | 全部 | | ~ | | | | | | | | |
|------|---------|--------|----------|-------|--------|-----|--------|------|----------|----------|--------|
| 序. 🔷 | 器件 🔷 | 封装 🔷 | 值 🔷 | 供 🔷 | 制 🔷 | 立 🗢 | 立 🔷 | 嘉 🜲 | 嘉 🔷 | 嘉 🔶 | 描述 🔷 |
| 1 | TDC-G | QFN-3 | | C1732 | Sciose | 0 | 115.05 | | | | 接口类 |
| 2 | SWM3 | LQFP | | C9900 | | | | | 0.243 | 扩展库 | |
| 3 | KF8V2 | SOIC-1 | | C9900 | | | | | | | |
| 4 | HYG-8 | BUZ-S | 2.731kHz | C1862 | HYDZ(| 298 | 1.0673 | 1490 | 1.0673 | 扩展库 | 频率:2 |
| 5 | AXS4054 | SOT-23 | | C9900 | | | | | 0.243 | 扩展库 | |
| | | | | | | | K 1 | ≥ 总计 | 973764 条 | 19476页 5 | 0条/页 ~ |

在 底部面板一库 可搜索需要的器件,找到合适器件后,点击放置。

| | 文件 (F) 编辑 (E |) 视图 (V) 方 | 牧置 (P) ì | 殳计 (D) 布局 (4 | O) 工具 (T) [!] | 导出 (R) ~ | V2.2.20 私有何 | 七测试 (Admin) | ▼ 🕒 同步中: 0 | 🔳 🖷 🗘 💽 🎫 | |
|---|---|--|---|--|--|---|---|---|---|--|--------|
| r - 🗋 🕞 🗖 | 1 つ ご 品 隔 | $\oplus \bigcirc \mathbb{C}$ | la la | ⊞ 0.05 × ir | nch v ව 🗊 |] ∿ • ી ઢે | · 🏹 🔶 🌾 . | • D• X | 8125 | 0 0 🗆 T 🖾 | ~ |
| ▼ 國页 | 网络 元件 | 対象 | 开始页 | P1.Schematic1 | | | | | 图页 | 选中数量 0 | î + |
| | | Q | | | | | | | ▼ 基础属性 | | |
| 有 工 向 Test | | | | | | | | | 名称 | P1 | 属性 |
| 程 中 SB Board1 | | | | | | | 1 | | 网络任 | Sheet A C | |
| ដ ⊟ ⊕ ⊕ Sch | ematic1 | | | | | | | | EN1-DA | | at 1 |
| 🦉 – 🖊 I | ិ 1. P1 | | | | | | 100 | | ▼ 圖紙辺界 | | 謰 |
| | PCB1 | | | | | | | 8 | 边框 | 🗸 显示 | - |
| 常 | | | | | | | 1 | | S 54% | G 0.1inch | 批 |
| 库 | | | 289 97 | | | | | | X 1.55inch | dX -4.16inch | 注 |
| | | 100 | | | | | 1.5 | | Y 3.35inch | dY 8.32inch | |
| 器件 封装 复 | 用模块 3D模型 | 而板库 内部器件 | +庆 吉立谷 | IEDA 博泰 | 地表框 | | | | | | |
| | | I SHEIIII | T/FF 3812 B3 | LUA 19.80 | 技术性 | | Q | 刷新 | >> 放 | <u>習</u> S F P | 3D |
| 13110 | 过滤 | (| Q 器件类型 | 같 全部 | · 封装 | ~ 1 | 同じて | 刷新 | →→ 放 | S F P | 3D |
| 系统 | 过滤 全部 | (| Q 器件类型 嘉立创居 | 2 全部 章 章 章 章 章 章 章 章 章 章 章 章 章 | 支水性 > 封装 > ② 供应商封 | ~) 装 | Q 制造商 × ⊗ +过滤▼ | | | | 3D |
| <u>1548</u> 系统 工程 | 过滤 全部 ★ 处理器及微控制器 | | () 第1280 () 器件类型 嘉立创厚 序. ◆ | 2 2 2 2 2 2 2 3 2 3 3 3 3 3 3 3 3 3 3 3 | IDXNE ✓ 封装 ✓ ⑧ ✓ ⑧ ✓ ● | ~ 装 供应商编号 ◆ | Q 制造商 ~ ⑧ +过滤▼ 制造商 ◆ | 刷新 ~ 描述 | | | 3D |
| 12.0.6 Q 系统 工程 收藏 | 过滤 全部 处理器及微控制器 □ 电阻 | (| 二、二、二、二、二、二、二、二、二、二、二、二、二、二、二、二、二、二、二、 | 22 全部 詳美别 器件 ◆ ZMM5B1 | v 封装 v ⑧ 供应商封 封装 ◆ LL-34_L3.5-W | ~ 装 供应商编号 ◆ C84055 | v ⑧ +过滤▼ 制造商 ST(先科) | ■ 刷新 × 描述 二极管配置: | | | 3D |
| 工程 收藏 Iceda | 过滤 全部 ① 处理器及微控制器 □ 电阻 □ 贴片电阻 | | (1) 2 | 2 2 2 2 2 3 2 3 2 3 2 3 2 3 2 3 2 3 2 3 | 文 封装 ✓ ● ⑧ 供应商封 封装 ● LL-34_L3.5-W SOD-123_L2.7 | ~ ! 狭 供应商编号 令 C84055 C235771 | ● ● | 刷新 × 描述 二极管配置: 二极管配置: | | | 3D |
| 五版 (系统 工程 收藏 Iceda 器件库分类 | 过滤 全部 ① 处理器及微控制器 □ 电阻 □ 贴片电阻 □ 二极管 | () () () () () () () () () () () () () (| A 2 3 4 5 5 5 5 5 5 5 5 5 5 5 5 5 5 5 5 5 5 | 2 2 2 2 2 2 2 3 2 4 3 2 3 3 4 4 3 2 3 3 4 4 3 3 4 4 4 4 | · · · · · · · · · · | ▼ ◆ ◆ C84055 C235771 C2552 | y w w w w w w w w w w w w w | 刷新 描述 二极管配置: 二极管配置: 二极管配置: | | | 3D |
| 新統 工程 收蔵 Iceda 器件库分类 | 过滤 全部 | () () () () () () () () () () () () () (| A 2005 | 2 全部 译美別 器件 ◆ ZMM5B1 MMSZ5226BT 1N4749A_C2552 BZT52C10_C3 | 文 封装 > 封装 > ③ 供应商封 封装 ◆ SOD-123_L2.7 SOD-123_L2.7 | × 1 装 (供应商编号 ◆ C84055 C235771 C2552 C353564 | ○ ② +过滤▼ 制造商 > ③ +过滤▼ 制造商 ST(先科) onsemi(安森美) ST(先科) 晶导微电子 | ▶ 前新 → 描述 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二級管配] | | S F P し 0 □ 預防窗口 | 3D |
| All Control C | | 器件分类 | A 器件类型 高立创厚 序. ◆ 1 2 3 4 5 | 2 全部 幸栄別 器件 ◆ ZMM5B1 MMSZ5226BT 1N4749A_C2552 BZT52C10_C3 MMSZ4678T1G | 文 封袤 ◇ 封袤 ◇ ③ 供应商封 封装 ↓ ↓ SOD-123_L2.7 ↓ DO-41_BD2.8 ↓ SOD-123_L2.7 ↓ SOD-123_L2.7 ↓ | ~ 1 供应商编号 ◆ C84055 C235771 C2552 C353564 C36599 | ○ ② +过滤 ● +过滤 ● +过滤 ● ● ST(先科) ● onsemi(安森美) ■ 导微电子 ● onsemi(安森美) | 崩新 → 描述 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二极管配置: | | S F P | 2 2 |
| All C 系统 工程 收藏 Iceda 器件库分类 | 过速 全部 十 处理器及微控制器 中国 贴片电阻 二极管 梅压二极管 计连接器 + 继路器 | () 器件分类 | A 器件类型 | 2 全部 業次別 器件 ◆ ZMM5B1 MMSZ5226BT 1N4749A_C2552 BZT52C10_C3 MMSZ4678T1G BZT52C18_C3 | 文 封装 文 封装 文 | ▼ 業 供应商编号 ◆ C84055 C235771 C2552 C353564 C353552 | Y ② +过速▼ 制造商 ST(先科) onsemi(安森美) ST(先科) ST(先科) onsemi(安森美) ST(先科) Gase B导微电子 Gase B导微电子 | 崩新 描述 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二极管配置: | | ▲ S F P → | 3D |
| All Carlos Carl | 过速 全部 十 处理器及微控制器 - 电启 贴片电阻 二 以片电阻 二 二级管 十 法按器 + 继电器 | (| A 2 器件类型 高立创度 序. ◆ 1 2 3 4 5 6 - | 2 全部 定次 112×1 全部 定次 11×1 和/552268 F 11×1 1×1 1×1 1×1 1×1 1×1 1×1 | 支援が1 支援 封援 ◆ 目は、1.3.5-W SOD-123_L2.7 SOD-123_L2.7 SOD-123_L2.7 SOD-123_L2.7 SOD-123_L2.7 | ▼ 1 ◆ 1 ◆ 4 ◆ 64055 ← 235771 ← 2353564 ← 2353564 ← 2353552 ← 2552 | U U Wildim + UU 地 ▼ Wildim ◆ ST(先科) onsemi(安森美) ST(先科) 品与微电子 onsemi(安森美) 品与微电子 ansemi(安森美) 品与微电子 | 崩新 描述 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二极管配置: 二人及管配] 二人(五) 二人(五) 二人(五) 二) 二 二 二 二 二 二 二 二 二 二 二 二 二 二 二 二 二 | >> XX YE YE YE YE | ■ S F P | 2 |

或者快捷键 Shift+F 呼出器件弹窗。

| 器件/复用模块 | | |
|----------|------|----|
| 内部器件库 器件 | 复用模块 | 搜索 |
| 过滤 Q | 过滤 | Q |
| 统 | 全部 | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |

搜索需要的器件后,可以查看该元器件数据手册,看是否满足设计需求。

确认后点击放置可放置元器件。



如果嘉立创没有提供所需要的器件,则需手动绘制器件(器件需绑定符号和封装); 嘉立创 EDA 专业创建器件的逻辑顺序为:器件=符号+封装+3D 模型。

下面介绍如何绘制器件:

在文件一新建一元件。

| ⇔嘉立創EDA | 文件 (F) 编辑 (E) | 视图 (V) | 放置 | (P) ì | 殳计 (D) 布局 (9 | O) 工具 (T) 🕴 | 导出 (R) ~ | V2.2.20 私有 | 七测试 (Admir | n) 🔻 🚺 同步中: 0 📔 |) 🖻 🗘 💽 EIS 🗸 |
|---|----------------------|--------------|------|--------|-----------------|--------------|------------|------------------------|------------|-----------------|--------------------------|
| 🗗 - 📄 🕞 🙆 | [异新建(N) | • | | 工程(J) | Shift+N | ch v ラ 🗄 | } ∿ • °L ≽ | · 파 🔶 Ψ. | . D. X | \$1250 | O D T 🖂 🗸 |
| • 國西 | 🛅 打开工程(O) | Ctrl+O | | 板 | | | | | | 图页 | 洗中数量 0 💧 |
| | 保存(S) | Ctrl+Shift+S | Ð | 原理图 | | | | | | ▼ 基础属性 | 8 |
| m 有 | 🗋 保存全部(L) | Ctrl+S | D | 图页(S) | | | | | • | 内斯 | D1 |
| 雇 🕀 🛅 Beard | 另存为 | | ø | PCB(P) | | | | | | 白你 | |
| | 创建版本 | | | 面板 | | | | | | 图纸 | Sheet Ø C |
| 程 2 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 4 | 切换版本 | | 0 | 元件 | 19 ⁰ | | | | | ▼ 图纸边界 | 运道 |
| it 🖂 🕞 🖬 | 缓存恢复 | | O | 封装(Y) | · statute | 1 | | | | 边框 | 7 显示 |
| 常 | 「」 导入(1) | • | 6 | 3D模型(D | D) | | | | | S 54% | G 0.1inch 批 |
| 库 | 「1 导出(E) | | Ē | 圕纸 | | | | | | X 6.35inch | dX 3.08inch ^注 |
| | 打印(P) | | ÷ | 网络标识 | | | 1 | I # # E \$1 2024-04-25 | | Y 8inch | dY 1.23inch |
| 器件 封装 复 | 关闭全部(X) | | Ð | 网络端口 | | | | Q | 刷新 | >> 放置 | S F P 3 |
| 过滤Q | 近期工程(R) | 1 | æ | 无电气标 | 识 | ~ 封装 | ~ 4 | 制造商 | ~ | | |
| 系统 | 文件源码 | | 0 | 复用模块 | | ✓ ⊗ 供应商封 | 装 | ~ ⊗ +过滤▼ | | | 2 • · · · · · · · |
| 工程 | + 处理器及微控制器 | | | 面板库 | | 封装 | 供应商编号 🔶 | 制造商 | 描述 | | - 0 0 |
| 收藏 | - 电阻 | | | 1 | ZMM5B1 | LL-34_L3.5-W | C84055 | ST(先科) | 二极管配置 | 1:39 * | |
| lceda | 贴片电阻 | | | 2 | MMSZ5226BT | SOD-123_L2.7 | C235771 | onsemi(安森美) | 二极管配置 | 1:独… | |
| | - 二极管 | | | 3 | 1N4749A_C2552 | DO-41_BD2.8 | C2552 | ST(先科) | 二极管配置 | | |
| | 稳压二极管 | | | 4 | BZT52C10_C3 | SOD-123_L2.7 | C353564 | 晶导微电子 | 二极管配置 | l:独 | |
| | + 连接器 | | | 5 | MMSZ4678T1G | SOD-123_L2.8 | C36599 | onsemi(安森美) | 二极管配置 | 1.独 | 点击预宽3D |
| | + 继电器 | | S. 1 | 6 | BZT52C18_C3 | SOD-123_L2.7 | C353552 | 晶导微电子 | 二极管配置 | 1:独… | |
| * 库 | ●日志 DRC | 查找结果 | | - | | | K 1 | → 总计 176 条 | 4页 50条 | /页 ~ 1N4749A,1 | ~ |

归属:器件归属用户或团队。

- 名称:器件的名称。
- 分类:对器件进行分类设置,方便管理和维护。
- 描述:器件的描述。

| 新建器件 | | | | | | |
|------|---------|---------|------------|-----|--------------------|--------|
| | | | | | | |
| 归属 | 私有化测试 (| A • 🛛 🕾 | lceda | | ~ C |) 创建团队 |
| 器件 | 元件 | ~ YZ | 160415120P | -01 | | |
| 分类 | | | | | | • 管理分类 |
| 描述 | | | | | | |
| | | | | | | |
| | | | | _ | Street Contraction | _ |
| 批量创建 | | | | | 保存 | 取消 |

保存设置,使用工具栏提供工具绘制符号。



保存符号,可在底侧面板库文件该工程文件内根据提前设置的器件分类找到该元件。 此时器件包含了符号,还需要关联一下封装。

| | 文件 (F) 编辑 (E) 视图 (V) 放置 | (P) 说 | 设计 (D) 布局 (0 | (C) (C) | (T) | 导出 (R) | ~ | V2.2.20 | 私有化测试 (Adr | nin) 🔻 💁 | 同步中: 0 🛛 | • 🖷 🖨 🌘 | ±15 ▼ |
|------------------|--|-------|----------------|-----------|-----|----------|-------|------------|------------|----------|-------------|--------------|---------|
| r - 🗋 🕞 🖸 | | ala | ⊞ 0.05 ~ ir | nch v |) f |] ∿ • ી, | ۶, je | Ņ + | ₩+> | × ~ / | 100 |) o 🛛 T | · 🖾 🗸 |
| • 國页 | 网络 元件 对象 🗇 开 | 始页 🗋 | *P1.Schematic1 | | | | | | | 图页 | | 选中数 | t o 🕯 🕴 |
| FE Q T | 9 | | | | | | | | | ▼ 基础属性 | ŧ | | |
| 有工业下口 | | | | | | | | | * | 名称 | | P1 | 属性 |
| 程 中 test | / / / | | | | | | | | - | L. 13. | | | |
| | ematic1 | | | | | | | | 2 | 图纸 | | Sheet | 7 C |
| 程 - 2 | 3 1. P1 | - | | | | | | | • 20 | ▼ 图纸边界 | ą. | | 过滤 |
| it - 🔽 🖂 | PCB1 | | | | | | | | | 边框 | | ✓ 显示 | 81 |
| 常 | | 2 | | | | | | | 1000 | S 380 | 1% | G 0.1inch | +11 |
| 用库 | 2 ⁵¹ . / | | | | | | | | | × -22 | Pinch | dX -2 89incl | 11注 |
| <u> </u> | | | | | | | | | | V 1.8 | nch | dV -4.82incl | |
| | | 1 | | | | | | IAWER I | R04-04-03 | 1 1.01 | nen | 01 4.02mc | |
| 器件 封装 复 | 用模块 3D模型 面板库 内部器件库 | 嘉立创 | EDA 搜索 | | | | | Q | 编辑 | >> | 放置 | S | F P 3D |
| 过滤 Q | 过滤 | 器件类型 | 全部 | ~ | | | | | | | | | |
| 系统 | 全部 | 序. 🔷 | 器件 | 封装 | \$ | 值 | \$ | 供应商编号 | ♦ 制造商 | \$ | 1 0 | | |
| 工程 | ["Resistors","Chip Resistor - Surface Moun | 1 | YZ160415120 | TestPoint | | | | | | | • <u> </u> | | 1 |
| 收藏 | ["Connectors","Pin Headers"] | 2 | led-th-3mm_r | | | | | | | | | | |
| lceda | ["Connectors","Wire To Board / Wire To Wi | 3 | led-th-3mm_r | | | | | | | | | | |
| | | 4 | led-th-3mm_r | | | | | | | 19 | | | |
| | ["TVS/Euse/Board Level Protection" "Rese | 5 | led-th-3mm_r | | | | | | | | | | |
| | ["TVS/Euse/Board Level Protection" "Elect | 6 | led-0805_r | | | | | | | | | | |
| | [Conceitors] "Multilouer Coromia Conceitor | 7 | led-0805_r | | | | | | | | | | |
| | [Capacitors , multilayer Ceramic Capacito | 0 | lad 0005 r | | | | | | | - | | | |
| + 库 | ●日志 DRC 查找结果 | | | | | K 1 | | 总计 8655 | 条 174页 50 | 条/页 ~ | Z160415120F | | ~ |

进入器件编辑界面。

左侧属性面板找到封装。

| | 文件 (F) 编辑 (E) 视图 (V) 放置 | (P) 布 | 跼 (O) 工具 (| 「) 设置 (I) | 帮助 (H) | V2.2.20 ₹ | 站有化测试 (Admin | • • • 同步中 | o) 🔤 👒 🔔 💽 ±5 👻 |
|-------------------------------------|--|---------|-----------------|-----------|--------------|-----------|--------------|---------------|--------------------|
| 🗱 📔 🗋 🗁 | | : 🎟 🛛 | 0.1 × inch × | - € | ₩ / ノ | s o c | | | 可止条伊田 🗸 |
| • 属性 | 引脚 向导 🔗 开 | 崎田 🗋 | *P1.Schematic1 | 1 YZ1 | 60415120P-01 | | | 常用(默认) | • |
| 所 所 | -0.5 | iliuuli | 0.4 | | | 0.1 | 0.2 | ▼ 独立对象 | |
| 1 日 日 一 転到PCB 日 現 | _ 是 × | | | | | 1 | | ✔ 全部 | 属性 |
| 位号 | | | | 1 | | 1 | | ✓引脚 | ✓ 引脚名称 |
| □ 封装 | TestPoint ···· | | | | | 1 | 1 | ✓ 引脚屬性 | ✓ 名称 道 |
| 以 计 3D模型 | | | 0 | | | | | ☑ 属性 | ✓ 文本 |
| 库 图片 | | | | | 80. | | | S 699% | G 0.1inch |
| 设 计 ▼ 更多属性 | | | | | | | | x | dX -2.89inch |
| | • • + × | ‡≻ YZ | 160415120P-01.1 | | | | | Y | dY -4.82inch |
| 器件 封装 复 | 用模块 3D模型 面板库 内部器件库 | 嘉立创日 | EDA 搜索 | | | Q | 编辑 | >> | 放置 S F P 3D |
| 过滤 Q | 过滤 Q | 器件类型 | 全部 | ~ | | | | | |
| 系统 | 全部 | 序. 🔷 | 器件 | 封装 | \$ 值 \$ | 供应商编号 | ♦ 制造商 | \$ | |
| 工程 | ["Resistors","Chip Resistor - Surface Moun | 1 | YZ160415120 | TestPoint | | | | - C | <u>'</u> 1 (1) |
| 收藏 | ["Connectors","Pin Headers"] | 2 | led-th-3mm_r | | | | | | |
| Iceda | ["Connectors","Wire To Board / Wire To Wil | 3 | led-th-3mm_r | | | | | 1997 - | |
| | [***,***] | 4 | led-th-3mm_r | | | | | Se [] | |
| | ["TVS/Fuse/Board Level Protection","Rese | 5 | led-th-3mm_r | | | | | | |
| | ["TVS/Fuse/Board Level Protection","Electi | 6 | led-0805_r | | | | | | |
| | "Canacitors" "Multilaver Ceramic Canacitor | 7 | led-0805_r | | | | | | |
| | Copulations , manager Obrainic Capacito | 0 | 1ad 0005 - | | | | | × | |
| ▼ 库 | ●日志 查找结果 | | | | < 1 > | 总计 8655 券 | 174页 50条/ | 页 • YZ1604 | v15120P-01.1 × |

点击后弹出弹窗,这里可以找到用户创建的封装库和系统自带的封装库,找到相应的 封装,点击确认,即可添加到器件库里。



同样的,在编辑器页面,左侧属性面板可以添加 3D 模型。

| ⇔嘉立创EDA | 文件 (F) 编辑 (E) 视图 (V) 放置 | t(P) 有 | ī局 (O) 工具 (| T) 设置(I) i | 帮助 (H) | V2.2.20 私有化测试 (Admir | n) 🔻 💁 同步中: 0) 🔤 📾 🍂 🜔 王巧 👻 |
|-----------------|--|-----------------|-----------------|------------|------------|------------------------|---|
| 🗱 🗋 🗋 🗁 | | i 🎟 🗌 | 0.1 × inch × | ≝ ⊸ [⊆] | E # / J | ∧ O O D T ₪ | 3 🖬 2 3 7 🖢 2 4 10 🖬 🖬 🗸 / |
| ▼ 属性 | 引脚 向导 🔗 开 | 始页 🗋 | *P1.Schematic1 | 1 YZ160 | 415120P-01 | | 常用(默认) ~ 重置 * |
| FIT JUL BOM | | | 4 -0.2 | | 0.2 0.4 | 0.6 0.8 | |
| 有 王 转到PCB | | | | | | | |
| 程口位号 | U? | | | | | | ▼ ±np |
| 五 □ 封装 | TestPoint ···· | | 1 | | | | 【 ✔ 引脚 ✔ 引脚名称 |
| 住 20横刑 | | | 0 | 4 | | | 🛛 引脚属性 🔽 名称 🔡 |
| 5D/BETE | | | | | | | ✓ 属性 |
| 库 图片 沿 | | | | 1 | | | S 380% G 0.1inch |
| ₩ ▼ 更多属性 | | | | | | | X -0.5inch dX -0.55inch |
| | ✓ + × |] ‡≻ <u>Y</u> Z | 160415120P-01.1 | | | | Y 0inch dY -0.04inch |
| 器件 封装 复 | 用模块 3D模型 面板库 内部器件库 | 嘉立创 | EDA 搜索 | | | Q 编辑 | >> 放置 S F P 3D |
| 过滤 Q | 过滤 Q | 器件类型 | 全部 | ~ | | | |
| 系统 | 全部 | 序. 🜲 | 器件 | 封装 🔷 | 值 | 供应商编号 🔷 制造商 | ÷ 10 |
| 工程 | ["Resistors","Chip Resistor - Surface Moun | 1 | YZ160415120 | TestPoint | | | e 1 1 1 |
| 收藏 | ["Connectors","Pin Headers"] | 2 | led-th-3mm_r | | | | |
| Iceda | ["Connectors","Wire To Board / Wire To Wi | 3 | led-th-3mm_r | | | | |
| | ["",""] | 4 | led-th-3mm_r | | | | Le la |
| | ["TVS/Fuse/Board Level Protection","Rese | 5 | led-th-3mm_r | | | | |
| | ["TVS/Fuse/Board Level Protection","Electi | 6 | led-0805_r | | | | |
| | ["Capacitors", "Multilayer Ceramic Capacito" | 7 | led-0805_r | | | | |
| | · · · · | 0 | 1ad 0005 - | | | | |
| ▼ ■ 库 | ●日志 查找结果 | | | | K 1 X | 总计 8655 条 174 页 50 条 | /页 YZ160415120P-01.1 ・ |
| | | | | | | 144 | |

认即完成添加 3D 模型。

| | | | | | | | | 1 | 18 | | | • |
|-------|-------|-----|--------------|--------------|------|---------|------------|-------|---------|-------|----|-------------|
| | | | | | | | 250 | | | ▲ 旋转角 | 自度 | |
| | | | | | | | | | | × | 0 | ۰ |
| | | | | | | | | | | Y | 0 | \$ ° |
| | | | | | | | | | | 7 | 0 | |
| | | | | | | | | | 10 A 10 | - | 0 | - |
| | | | | | | | 4.00 | | | ⊿ 偏移 | | |
| 叟索 | Q | ₽\$ | 标题 | 描述 | \$ | 更新 🜲 | Г Л | | 52.23 | X | 0 | 🗢 mm |
| 讨渡 | 过速 〇 | 1 | LED0603-RD_B | | lcsc | 2023-11 | K J | | K N (2 | Y | 0 | 🗢 mm |
| 7.4 | 210 C | 2 | TO-92-3_L4.9 | | lcsc | 2023-09 | | | | 7 | 0 | ≜ mm |
| Frida | 4p± | 3 | VQFN-HR-11_L | | lcsc | 2023-09 | | | | | | |
| K.HEK | | 4 | CONN-TH_XT3 | | lcsc | 2023-09 | 1 | | | | | |
| eda | | 5 | CONN-TH_PA2 | | lcsc | 2023-09 | | | | | | |
| | | 6 | MICRO-USB-S | | Icsc | 2023-09 | | St. 1 | | | | |
| | | 7 | HDMI-TH_19P | | lcsc | 2023-09 | | 1 | | | | |
| | | 8 | IND-SMD_L2.5 | | lcsc | 2023-09 | | | | | | |
| | | 9 | ANT-SMD_L3.1 | | lcsc | 2023-09 | 1.2 | | 1.5 | | | |
| | | 10 | CONN-TH_2P | | lcsc | 2023-09 | | | | | | |
| | | 11 | RES-ARRAY-S | | lcsc | 2023-09 | | | | | | |
| | | | [K] 1 | > 总计 3527 条 | 71页 | 50条/页 ~ | | | | | | |
| | | | | | | 2 | | | | | | |

4.4.电气连接

| の点 | Ì∂IEDA | 文件 (F) | 扁辑 (E) 视图 | 图 (V) 放置 | i (P) 设计 (| D) 布局 (O) | 工具 (T) | 导出 (R) | ~ | V2.2.20 | 私有化测试 (Admi | n) 🔻 (| ▲ 同步中: | 0 🔳 🕫 | a 🗳 🧕 | 王巧 🔻 |
|------------|----------------------|--------------|-------------|----------|------------|-------------|--|--------------|------------|----------------------------|-----------------|----------|-----------|-----------------|-----------|------|
| * - | | | : 🛱 🕀 | Q :: I | a []a 🎟 | 0.05 × inch | - 9 | 0 ~- | 4 J° | - Ņ + | ۳°≁⊳∙× | n | 1) | r 0 c | ЪΤ | 27 × |
| | 國页 | 网络 疗 | c件 对象 | 🔗 开 | 始页 🗋 core | Schematic | | | | | | 图页 | | | 选中数量 | 0 + |
| FF Q | V | | (| 2 | | 1 1 | | | | | | ▼ 基研 | 出属性 | 25 | | |
| 有工中 | 立创·梁山 | 」派开发板 | | A | | Letter - | | ∎, ∎ Inni | | | | 名 | 称 | .0 ¹ | ore | 属性 |
| f± E | - 🔀 梁山 | | | 0 | | T.+ de - | | SPRAM | unun (aca | ROBSES | 8090# | 图 | 纸 | st | neet Ø | С |
| 程设 | ⊖- † ôSci | hematic | | - | | *** | * ** | I | | | | ▼ 圖約 | 氏边界 | | | 过渡 |
| म | - 2 | 2. interface | | | | *4 | | VDeC v and | | FLASH | LED. | 边 | 框 | 🗸 显示 | ≂ | - |
| 常 | | 3.7 | | | | MCU | | | - | | ₩ | S | 27% | G | 0.05inch | 批 |
| 库 | - 🖍 | 4. P8 | | | | THI - | 1 Bride 2 Billion 1 Bride Will Bride W | | | 中國中國 | DAPLINK | х | 13.35inch | dX | 13.35inch | 注 |
| | - 🖍 | 6. P10 | | v | | | nin <u>se</u> | e et lan | | Schamato Jos Billion | Dear See Biston | Y | 1.85inch | dY | 1.87inch | |
| 器件 | 封装 | 夏用模块 3D相 | 莫型 面板库 | 内部器件库 | 嘉立创EDA | 搜索 | | | | Q | 刷新 | >> | | 放置 | SF | P 3D |
| 过滤 | Q | 过滤 | | Q | 器件类型 全 | 部 | ~ | | | | | | | | | |
| 系统 | | 全部 | | | 序. 🔷 器件 | ◆ 封装 | (值) | | 供应商. | 🔷 制道 | 商 🔷 描述 | \$ | | | | |
| 工程 | | | | | | | | 没有数据 | 5 | | | | | | | |
| Iceda | | | | | | | | | | | | | 1 | | | |
| | | | | | | | | | | | | | 1 | | | |
| | | | | | | | | | | | | | | | | |
| | | | | | | | | | | | | | | | | |
| | | | | | | | | | | | | | 1 | | | |
| + | 库 | 日志 | DRC 查找结 | 課 | | | | | | 1 🗏 总计 | +0条 0页 50条 | /页 ~ | 199 | | | ~ |

4.4.1. 导线

使用导线工具连接元件之间的电气路径。

导线工具可使用快捷键 Alt+W 唤出,或者在顶部工具栏找到入口。



导线绘制未确定线段为半透明以便区分已确定线段。



此外,右键可取消未确定线段,再右键可退出导线绘制状态。 在进入导线绘制状态时,可以按 TAB 键设置导线的名称。

| 导线 | | | ⊼ × |
|--------|--|--|-------|
| | Carlos - | - 19 A | 10 mm |
| 名称: | | and the second s | 更多设置+ |
| 更多设置 > | a sources | 确认 | 取消 |
| | 1. 1. 1. 1. 1. 1. 1. 1. 1. 1. 1. 1. 1. 1 | 4573 | |

绘制导线总线时支持 空格键 切换布线方向。

绘制导线时,光标在符号范围内,会优先就近吸附引脚,如果需要不吸附,则可以按 住 Alt 进行绘制。

点击已有导线的未连接点,会进入到导线绘制模式,方便对导线进行编辑。

4.4.2. 总线

当你绘制的原理图需要很多网络的时候,对每个网络都进行画线将非常困难和耗费时间,此时你可以使用"总线"功能,绘制总线见 3.5 总线放置小节。

4.4.3. 网络标签

放置网络标签后成为导线的名称属性,和直接在导线的属性面板设置名称效果一致。

网络标签支持直接放置在符号的引脚上,会自动生成一段导线,并赋予导线名称,生 成导线长度可以在弹窗内的引脚引出导线字段设置。

| | PC9 1 PA9 3 PA11 5 PA13 7 PA15 9 PC11 11 PD2 13 PD6 15 PG1017 PG1219 PG1421 PB4 23 PB6 25 BOOT27 | °1 3 5 7 9 11 13 15 17 19 21 23 25 27 | 2 4 4 6 8 10 12 14 14 16 18 20 22 24 24 26 28 28 28 28 28 28 28 28 28 28 | PC8 PA8 PA10 PA12 PA12 PA14 PC10 PC10 PO3 PO3 PG9 PG11 PG13 PG9 PG13 PG9 PG13 PG9 PG13 PG9 PG13 PG9 PG14 PG13 PG9 PG9 PG9 PG9 PG9 PG9 PG9 PG9 PG9 PG9 | |
|---|---|--|---|--|--|
| 0 | BOOT27 PB9 29 DE4 21 | 25 27 29 | 20 28 30 30 | 3 PB7) PB8 | |

在进入网络标签绘制状态时,可以按 TAB 键设置导线的名称。

| 网络标签 | | | | | $\overline{}$ | × |
|---------|-----------|----------|-------|--|---------------|---|
| | | | | | | |
| 名称: | NET1 | | 2800 | | | |
| 差分对: | □ 结尾是_P,_ | N或+,-时,识 | 别为差分对 | an a | and a | |
| 引脚引出导线: | 0.3inch | | | | | |
| | | | | | | |
| 更多设置 > | | | | 确认 | 取消 | |
| | | | | | | |

4.4.4. 短接符

立创 EDA 专业版不支持在同一条导线上同时设置或者放置两个不同的网络名。可以使用短接符把两个不同的网络连接在一起,在生成网表的时候,转 PCB 的时候,

会取其中一个网络名(按字母自然排序)作为最终的网络名。

| PC8 | SDIO_D0 |
|---------|----------|
| PC9 | SDIO D1 |
| PC10 | SDIO_D2 |
| PC11 | SDIO_D3 |
| PC12 | SDIO_CLK |
| PD2 | SDIO_CMD |
| · · · · | |

4.4.5. 网络标识

查看 3.4 放置网络标识小节,了解网络标识类型。

4.4.6. 网络端口

网络端口有两个用途:

1、图页内网络的相互连接

2、复用图块/层次图的连接

建议减少使用第一个用途,网络端口常用于层次图连接。

网络连接:网络端口当成网络标签来使用。

层次图连接:在绘制复用图块的时候,复用图块符号的引脚会和图页上的端口相连, 作为连接关系。在根据复用图块符号生成端口,或者根据端口更新复用图块符号引脚时, 会同步更新。

因为网络端口主要是用作层次图连接关系,所以端口的名称和所连接的导线名称可以 不保持一致。如图:

| ×7 | |
|----|---|
| | GPIO0 A5 00 2 OPIO1 A5 00 2 OPIO1 A5 00 |

在修改网络端口的名称时,或者第一次放置端口到导线上时,如果导线没有设置名称, 会自动给导线设置相同的名称。

4.5. 注释和说明



在原理图上添加必要的文字注释和说明。

具体见 3.10 线框放置小节。

唤醒按键

复位按键

☆
立
創
EDA

V0.1

A3

深圳嘉立创科技发展有限公司

4.6.设计规则检查(DRC)

| ଚ୍ଚ | 嘉立创EDA | 文件 (F) 4 | 扁辑 (E) 视图 (V) | 放置 (P) 谈 | 计 (D) 布局 (| C) 工具 (T) | 导出 (R) | ~ | V2.2.20 | 私有化测 | 武 (Admin) | - 4 |) 同步中: 0 | | 🖻 🗘 | () ± | 15 🔻 |
|----------|---------|--------------|---------------------|------------------------|---------------------------|--------------------------|------------------|---------------------------|-----------|--------------|--------------|------------|----------|---|-----------------|--------------|------|
| - | 🗋 🗋 🖸 | | : Fa ⊕ Q | 23 🖪 🖸 | Ⅲ 0.05 × ir | nch v ᠫ | 0 ** | າ, ≽= | Ņ 🔶 | ¥cc ▼ □ | >• X | <i>~ 1</i> | ノリ | 0 | $\circ \square$ | T 🖾 | ~ |
| + | ∽ 开始页 [| Core.Schem | atic | | | | | | | | | | | | | | |
| 所 | | | 1 1 1 | 2 | | | | | | 11 11 | | | | | | | - 🗖 |
| 有工 | | | | II. == | | | | | 1. ett. | - | - | | | | | | 属性 |
| 程 | | | 34 | | | | | | - | | | | | | | | |
| 工程 | | | | | - b + | | | | | | | | | | | | ◆过 |
| 设计 | | | | | | | | | * | | | 185 | | | | | 」。 |
| - | | | | | | | | | | | | | | | | | |
| 用」 | | | | | | - 62 | | 21<u>1</u> 216 | | | | | | | | | 批注 |
| <u> </u> | | | | | | SDR4 | Ŵ | RGB | 565 | <u>.</u> | 8080并 | _ | | | | | |
| | | | | | | : n <u>m</u> | | | | <u>.</u> | | | langlini | | | | 1 |
| | 检查DRC | 1 <u>0</u> 3 | 2024-04-25 14:26:09 | [信息]: 并始设 (数件): 今日网 | 于规则位置。 名 EV DADEV IN 1 | | - | | | | | | | | | | |
| | 导出 | 清空 | 2024-04-25 14:26:09 | (音日) 主向网: (错误):元件 m | 3 的引脚与惺盘未死 | t应(埋盘没有对成 | 调题量、300 | 11156605 | 1143179.4 | p 114 140037 | .o IIN 14003 | • | | | | | |
| | 全部 | (7) | 2024-04-25 14:26:09 | (错误):元件 m | 3 的引脚与焊盘未对 | 1应(焊盘没有对应 | 迟脚:1): s | 11156617 | | | | | | | | | |
| v | 致命错误 | (0) | 2024-04-25 14:26:09 | [错误]:元件 m | 3 的引脚与焊盘未对 | 1应(焊盘没有对应 | 羽脚: 1): s | 11156629 | | | | | | | | | |
| | 错误 | (4) | 2024-04-25 14:26:09 | [错误] : 元件 m | 3 的引脚与焊盘未对 | 1应(焊盘没有对应 | 73 脚:1): \$ | 11156641 | | | | | | | | | |
| √ | 警告 | (1) | 2024-04-25 14:26:09 | [信息]:完成设 | 十规则检查。 致命領 | 昔误: 0, 错误: 4 | i, 警告: 1, f | 信息: 0, | | | | | | | | | |
| | 信息 | (2) | | | | 1 | | | | | | | | | | | |
| | | | | | | | | | | | | | | | | | |
| | | | | | | | | | | | | | | | | | |
| 1 | | | RC 查找结果 | | | | | | | | | | | | | | |

运行 DRC 检查,确保原理图设计符合规则和标准。

修复 DRC 检查中发现的问题。

此外,检查DRC(自定义)功能可以自己设置需要检查的DRC项目,针对性地对DRC进行检查。

| | | - | | TA the A | 10114004 | Not the ANY-STR | | , 1 - | 1 |
|-----------|-------------|---|----|----------|--|---|---|-----------|---|
| ↔ 开始页 □ α | re.Schemati | | 序号 | 位置坝 | | 洞息寺坂 74-0-11-12 | | | |
| | | | 1 | | 总线看需要付百规则,入与夹义子母,数子马可见的AGCII子付*(/G级起始直:结 | 双叩相厌 | | | |
| | | | 2 | | 网络名需要付合规则: 入与央义子母, 数子与可见的ASCII子付 | <u></u> 取印错误 | 1 | | |
| | | | 3 | | 网络名不能超过 255 个字付 | 箱 决 | S | | |
| | | | 4 | | 通过总线分支跟总线相连的导线,必须有名称且符合所连总线的命名规则 | | | | |
| | | | 5 | | 元件相同引脚编号的引脚需要连接到同一个网络。 | 致命错误 | | | |
| | | | 6 | | 网络标识,网络端口需要有名称 | 错误 | | | |
| | 100 | | 7 | | 网络标识,网络端口含有"全局网络名"属性时,所连导线的名称需要与"全局网 | 错误 | | | |
| | C | | 8 | 网络 | 引脚的连接端点不能重叠且未连接 | 致命错误 | _ | | |
| | | | 9 | | 导线不能是游离导线(未连接任何元件引脚) | 警告 | | | |
| | X | | 10 | | 导线不能是独立网络的导线(仅连接了一个元件引脚) | 警告 | | | |
| 检查DRC | 愈 | | 11 | | 网络端口名称需要与所连接导线的名称一致 | 提醒 | | | |
| | | | 12 | | 全局网络名不应该短接 | 警告 | | | |
| 导出 消 | 空 | | 13 | | 网络端口名称需要与所连接总线的名称一致 | 提醒 | | | |
| 全部 | (7) | | 14 | | 网络标签、网络标识、网络端口、短接符需要连接导线或总线 | 提醒 | | | |
| 致命错误 | (0) | | 15 | | 导线和总线未连接网络标识或网络端口时,名称需要显示在画布 | 提醒 | | | |
| 错误 | (4) | | 16 | | 元件需要有"器件"、"封装"属性,不能为空 | 致命错误 | | | |
| 警告 | (1) | | 17 | | 元件如果有"值"属性,不能为空 | 提醒 | | | |
| 信息 | (2) | | 18 | | 元件的引脚需要有"编号"属性,不能为空 | 致命错误 | | | |
| | | | 19 | | 元件的引脚和焊盘需要一一对应。 | 错误 | | | |
| | | _ | | | | - · · · · · · · · · · · · · · · · · · · | | | |

这里可以看到所有 DRC 规则的检查项和设计规则明细。勾选需要检查的项目,点击立即检查,底部面板将会展示出自定义项目的 DRC 结果。此外,可以点导出配置将自定义检查项保存为本地文件,点击导入配置将配置文件导入。

4.7.保存和备份

定期保存原理图文件,创建原理图文件的备份,以防数据丢失。 在 3.12 恢复历史工程和 3.13 工程自动保存小节学习如何对工程进行备份和保存。

4.8. 文件导出

嘉立创 EDA 支持原理图导出多种格式,你可以根据自己的具体需求选择合适的导出格式。

| o) 工具 (T) | 导出 (R) · V2.2 | .20 私有化测试 |
|-----------|-----------------|----------------|
| ch v 🗩 | 🖻 物料清单(BOM) | <u>≁ \</u> |
| | PDF/图片(G) | |
| | № 网表 | 24 |
| | Altium Designer | 8 |
| | PADS | |

导出物料清单(BOM)在3.15 导出 BOM 和网表讲过,此处不再赘述。

你可以将原理图导出为 PDF、PNG 和 SVG 格式。这些格式可以满足不同的需求,例如 PDF 格式适合用于文档记录和打印,PNG 格式适合用于图像展示,而 SVG 格式则适用于网页 设计和矢量图形编辑。

| }出文档 | | | | | 35 |
|-------------|--------------|---------|---------|---|--------------------|
| | | | | | 10 ¹¹⁰⁰ |
| 文件类型: | • PDF | | | ⊖ svg | |
| 主题: | ⊙ 默认 | | ○ 黑底白图 | | Rei |
| 线宽: | ⊙ 默认 | | ○ 始终1px | ○ 跟随缩 | 放变化 |
| | □ 菜单显示属 | 性 | | | |
| | | | | | |
| 对象: | Board1 : Sch | ematic1 | | | × |
| 范围: | ● 全部 | | ○自定义 | | |
| 输出方式: | ● 合并页面 | | ○ 单独页面 | | |
| | e | 1997 | | a di seconda de la constante de | |
| | .8 | 保存为附件 | 打印。 | 导出。 | 取消 |

最后, 嘉立创 EDA 支持导出为 Altium Designer, v2.2 版本新增导出为 PADS。