# 嘉立创 EDA 版图设计软件





1.	引言	3
	1.1. 软件概述	3
	1.2. 功能说明	4
2.	界面说明	4
	2.1. 登陆界面	5
	2.2. 主功能模块	7
	2.2.1. PCB 设计主界面展示	7
	2.2.2. 顶部面板文件	8
	2.2.3. 顶部面板编辑	.13
	2.2.4. 顶部面板视图	. 17
	2.2.5. 顶部面板放置	. 20
	2.2.6. 顶部面板设计	. 24
	2.2.7. 顶部面板布线	. 25
	2.2.8. 顶部面板布局	. 27
	2.2.9. 顶部面板工具	. 28
	2.2.10. 顶部面板导出	.31
	2.2.11. 顶部面板下单	. 32
	2.2.12. 顶部面板设置	. 32
	2.2.13. 顶部面板帮助	. 33
	2.2.14. 顶部工具栏	. 34
3.	设计流程	. 35
	3.1. 前期准备阶段	. 35
	3.2. 原理图更新到 PCB	. 38
	3.3. PCB 布局	. 39
	3.3.1. 布局传递	. 40
	3.3.2. 对齐功能	. 41
	3.3.3. 分布功能	. 42
	3.3.4. 布局效果展示	. 43
	3.4. 绘制板框	. 43
	3.5. 布线	. 44
	3.5.1. 单路布线	. 45
	3.5.2. 差分线配置	. 47
	3.5.3. 等长线调节	. 50
	3.6. 铺铜	. 52
	3.7. 调整丝印	. 53
	3.8. 检查 DRC	. 54
	3.9. 3D 预览	. 55
	3.10. 导出制造文件	. 56

# 1. 引言

## 1.1. 软件概述

嘉立创 EDA 是一款由中国团队独立开发的电子设计自动化(EDA)工具,拥有完全的 独立自主知识产权。立创 EDA 有两个版本:标准版和专业版。嘉立创 EDA 标准版立项于 2011 年,最先推出海外版本 EasyEDA,2017 正式推出国内版本嘉立创 EDA 标准版。嘉立 创 EDA 专业版是立创 EDA 团队花费一年的时间,全力打造的一个全新的版本,在 2019 年 末推出。

标准版面向学生、教育者,功能和使用上更简单;而专业版面向企业、团队,功能更加强大,约束性也更高。标准版基于 SVG,支持多设备跨平台使用,提供团队协作功能和 文件版本控制。专业版则提供了更强大的功能,如全新 GPU 显示引擎,使用 WebGPU 提供更 强性能,流畅支持 10 万焊盘平移与缩放;全新的高性能铺铜算法,支持 30 万焊盘 8 层 LED 灯板 45 秒完成;提升整体性能,优化内存,30 万焊盘 LED 灯板 PCB 内存占用降至 2.2GB 等。

嘉立创 EDA 的设计理念是为中国人量身定制,提供友好易用的 EDA 设计工具。它服务 于电子工程师、教育者、学生、电子制造商和爱好者,该软件目前在国内个人用户永久免费,提供友好的社区支持,它具有以下特点:

- 永久免费: 嘉立创 EDA 对个人、小团队和学校用户永久免费。
- 云端在线设计:基于浏览器运行,无需下载,打开网站就能开始设计,支持多设 备跨平台使用,设计进度自动同步。
- 百万共享元件库:整合了立创商城的百万元件库及封装,无需自己绘制封装。
- 团队协作和权限管理:强大的团队协作能力,细化到单个工程权限管理。
- 版本管理和历史恢复:文件独立版本控制,互不影响;文件自动保存,一键恢复 历史。
- 一条龙一站式服务:一键生成 Gerber 文件、BOM 文件、坐标文件,方便生产制造。
- 2D、3D 预览:元件库自带 3D 模型,在线查看 PCB 预览。
- 文件导出功能:一键导出 Gerber、BOM、坐标文件, PCB 文件兼容主流设计软件。

 设计生产一键同步:产业链优势,设计制造一条龙,设计完成后一键下单 PCB 与 SMT,缩短设计周期。

总体来说,立创 EDA 是一款功能强大、易于使用的国产 EDA 工具,适合各种用户群体,特别是对于需要快速设计和制造电路板的用户来说,是一个非常实用的选择。

### 1.2. 功能说明

嘉立创 EDA 提供了一系列强大的功能,包括原理图绘制、PCB 制作、版本管理、历史恢复等,同时支持多平台同步,兼容主流设计软件。嘉立创 EDA 的 PCB 绘制功能允许用户设计和绘制印刷电路板(PCB)。这个功能集成了多种工具和特性,以便用户能够高效地完成 PCB 设计。以下是一些主要功能的概述:

- 在线设计和编辑: 嘉立创 EDA 提供一个基于浏览器的在线设计环境,用户可以在
   任何支持 WebGPU 的浏览器上进行 PCB 设计,无需下载安装任何软件。
- 元件库和封装:软件提供了丰富的元件库和封装,用户可以直接使用这些资源, 无需自己绘制。
- 多层设计支持:支持多层 PCB 设计,用户可以定义不同的层。
- 布局和布线:用户可以轻松地进行元件布局和布线,软件提供了多种布线工具和
   选项,以满足不同的设计需求。
- 设计规则检查(DRC):软件具备设计规则检查功能,可以帮助用户发现和修正设 计中的错误。
- 3D 预览:用户可以预览 PCB 的 3D 模型,以更好地理解其结构和外观。
- 团队协作:支持多人协作,团队成员可以在同一项目上工作,提高设计效率。
- 文件版本控制:软件自动保存设计历史,用户可以轻松地回滚到之前的设计版本。
- 输出和生产:用户可以一键生成 Gerber 文件、BOM 文件和坐标文件,方便生产制造。

这些功能使得嘉立创 EDA 成为一个强大而灵活的工具,适用于各种 PCB 设计需求,从 简单的原型设计到复杂的企业级项目。

# 2. 界面说明

嘉立创 EDA 根据不同的运行模式展示不同的用户菜单,其中客户端的半离线模式和

全离线模式无需登录即可使用,客户端的全在线模式和线上编辑器版本需要用户登录使 用。

下面是运行模式说明:

全在线模式:

- 需要联网使用,需要登录,支持团队协作。
- 数据全部存储在云端服务器。
- 支持自动备份在线工程在本地,编辑器会根据设置的备份间隔把工程压缩包 备份在该文件夹下。

半离线模式/全离线模式:

- 半离线模式支持使用在线系统库。
- 个人的库和工程都存储在本地。
- 支持设置库路径,支持添加多个库路径。
- 支持设置新建工程的默认存放路径。
- 支持添加多个工程存放路径。

端设置				
是示:切换运行模式和改变路	经后,需要重新启动本软件			
行模式设置:	● 全在线模式(工程和,	库均保存在服务器)		
	○ 半离线模式(工程和)	库均保存在本地,支持使	用在线系统库)	
	○ 全离线模式(工程和)	库均保存在本地,不支持	使用在线系统库)	
线工程备份路径:	C:\Users\Administra	ator\Documents\LCED	A-Pro∖online-projec <del>ts</del>	
		1.34	确认	取消

2.1. 运行模式设置界面

## 2.1. 登陆界面

客户端的全在线模式和线上编辑器版本需登录使用,下面是登录界面展示:



2.1.1 用户登录入口

· 嘉立创集团 统一注册中心	
	三日無所号, 夫登录 名
	其他注册方式
	于中心与注题
后权所右,运州袁六剑利法年可昭4	(用户协议) (除私政策) 法海軍公司 周にの各11月84年9月 周小阪会多 44030402003736月 標度由使业务经营法可证 周日2,20201109 1920150

2.1.2 注册

依据《网络安全法》,为保障您的账户安全和正常使用,新版 (用户协议)和 (隐私政策) 已上线,将更有利于保护您的个人隐私。	
HERE AND DO	
<b>微信登录</b> 账号登录	
请使用微信扫码登录	
回动家城园	
回過電影物	
☑ 下次自动登录	
其他登录方式	
手机号登录	

2.1.3 登录

此外,客户端的半离线模式和全离线模式无需登录即可使用,没有登陆入口。 可在客户端如图 2.1.4 所示处切换运行模式。



2.1.4 切换运行模式入口

## 2.2. 主功能模块

## 2.2.1. PCB 设计主界面展示

嘉立创 EDA 专业版提供一个现代简约易用的界面,可以很方便找到常用的功能入口。 以线上编辑器界面为例,下面是嘉立创 EDA PCB 设计主界面展示(点击左侧面板工程设计 下工程文件夹中 PCB 板进入该界面)。注:不同运行模式下顶部菜单栏用户界面会有些许差 异。



2.2.1.1PCB 设计主界面展示

顶部菜单:提供左上角的顶部菜单,和右上角的用户菜单。顶部菜单展开时,可以用 方向键控制菜单的切换和选中。在头像下拉支持打开个人中心和工作区,和退出登录。头 像左侧可以查看更新信息、点击跳转查看消息、切换编辑器语言、查看工程与云端的同步 状态、切换工作区、查看编辑器版本、全站搜索。

工具栏:根据不同页签和场景,会显示不同的快捷工具图标,可以在设置-顶部工具 栏进行自定义设置。

左侧面板:显示当前用户的所有工程,包括加入的团队工程,双击可打开工程。支持

切换工作区的工程列表,搜索工程,也支持工程右键菜单等操作。

页签栏:开始页页签会固定显示在页签行,打开工程图页后,页签会显示对应图页, 方便用户切换图页和开始页。

画布: PCB 设计界面,用户可以在画布的空白区域点击鼠标右键,打开属性弹窗来修改画布属性,这些属性包括网格和栅格尺寸等。

右侧面板:右侧面板主要用于查看和修改选中项目的属性,管理不同的图层,使用筛 选器快速搜索和过滤工程、文件或库中的元件等功能。

底部面板:库文件入口,包括系统库和工程库文件等,还提供日志、DRC、和查找输 出窗口。

下面对主界面各主要功能模块及其一级二级展开分节讨论。

## 2.2.2. 顶部面板---文件

该菜单提供新建、打开、关闭、保存、导入、导出、打印工程等基础功能,同时提供 切换版本、缓存恢复、近期工程和文件源码功能。

文	<b>牛 (F)</b> 编辑 (E)	视图 (V)
[7	新建(N)	+
	打开工程(O)	Ctrl+O
	保存(S)	Ctrl+Shift+S
	保存全部(L)	Ctrl+S
	另存为	
0	创建版本	
Ś	切换版本	
	缓存恢复	
Ľ	导入(I)	•
	导出(E)	•
	打印(P)	
	关闭全部(X)	
	近期工程(R)	•
	文件源码	

2.2.2.1 文件 子菜单

新建:

ŝ	嘉立创EDA	<b>文件 (F)</b> 编辑 (E)	视图 (V)	放置 (P) 设计 (I	D) 布线 (l	J) 布局 (O)	工具
<b>2</b>	- 🗋 🗋	【╋ 新建(N)		🛅 工程(J)	Shift+N		ᠭ □
Ŧ	图页	☐ 打开工程(O)	Ctrl+O	🔀 板		РСВ	
er		保存(S)	Ctrl+Shift+S	① 原理图		8	8
所有工		[] 保存全部(L)	Ctrl+S	PCB(P)			
程		另存为		■ 面板		84 200 10 10 20 6 10 10 10 10 10 10	A
I	🎦 5	<b>0</b> 创建版本		<b>1</b> 元件			1999 - 11 - 11 1
行行	🗋 6	⑤ 切换版本…		┋ 封装(Y)			
PI	7	缓存恢复		6 3D模型(D)			
常用	이 	「」 导入(I)		🖬 图纸			
库	🖨 🔀 Board1	└┘ 导出(E)	•	┿ 网络标识			
	⊕ <del>[</del> ] Sche	打印(P)		-─ 网络端口			ng S
	Er Board2	关闭全部(X)		┏ 无电气标识			
	in <del>E</del> ocidz in <del>E</del> Sch€	近期工程(R)	•	<b>1</b> 复用模块		$\mathcal{O}_{\mathcalO}}}}}}}}}}$	
	- <mark>- 2</mark> @F	文件源码		🖬 面板库			

2.2.2.2 文件-新建 子菜单



3 另存为		工程另存为(Y)
5 0 创建版本		工程另存为(本地)(A)
3 词 切换版本		文档另存为
7. 缓存恢复	1	文档另存为(本地)
, F 「占 导入(I)	. •	复用模块另存为
1 【 导出(E)		复用模块另存为(本地)

2.2.2.3 文件-另存为 子菜单

创建版本: 该功能可以把工程备份到我们立创 EDA 专业版的云端,备份可分为自动备份和手动备份两种,手动备份的数量最多只能为 15 份。在创建版本弹窗中输入名称以及描述,点击确定即可备份在云端。



2.2.2.5 创建版本弹窗

切换版本:目前立创 EDA 专业版暂不支持直接在工程上切换版本,目前的切换版本是 以新建工程的方式实现,把在云端或之前设计的工程恢复。弹窗中显示的是自动备份和手 动备份的工程、创建时间和描述。选择需要恢复的工程文件,点击恢复,即可把备份的工 程重新导入到编辑器中,导入备份的工程与原工程不会冲突。



2.2.2.6 切换版本入口

手动备份	自动备份			
标题		创建时间		
自动备份		2024-04-16 15:57	:59	
自动备份		2024-04-16 18:34	:19	
自动备份		2024-04-22 20:18	:16	

#### 2.2.2.7 切换版本弹窗

缓存恢复:立创 EDA 专业版提供了一个缓存恢复功能,可以很方便对误删或者编辑器 奔溃等情况,进行工程恢复。每个文档打开后都可以在文件菜单下打开缓存恢复。选择恢 复后,会走导入工程逻辑,选择新建工程保存即可。你还可以把历史记录导出到本地,会 作为一个工程压缩包导出。如果不需要保留,可以移除历史记录。



#### 2.2.2.8 缓存恢复入口

字恢复				
工程列表			历史记录	
		Q	2024-04-23 10:20:07	
名称	◆ 更新时间	\$	0 2024-04-23 10:15:05	
立创·梁山派开发板	2024-04-23 10:2	0:07	0 2024-04-23 10:10:05	
立创梁山派·天空星开发板	2024-04-22 16:3	2:39	0 2024-04-23 10:05:13	
test	2024-04-16 16:3	4:00	0 2024-04-23 10:00:08	
schematic	2024-04-16 16:2	9:54	2024-04-23 09:55:05	
New Project_2024-04-16_13-20-56	2024-04-16 14:5	5:48	0 2024-04-23 09:50:05	
			0 2024-04-23 09:45:05	
选择工程			0 2024-04-23 09:40:05	
			2024-04-22 20:58:22	
			0 2024-04-16 21:52:31	
			选择历史记录	큦
		_		
			移除恢复	取消

2.2.2.9 缓存恢复弹窗

导入导出:



2.2.2.10 文件-导入 子菜单

5亿个	于怀友…		100		
[1] 导)	<b>∖(I)</b>			Ľ	物料清单(BOM)
「日朝	出(E)			G	PCB制板文件(Gerber)
打印	D(P)	Ì	R	Ò	坐标文件
关诉	利全部(X)				3D文件
沂县	间工程(R)		2		3D外壳文件
	生涯码		1		DXF
el_1	1.000-200		¥13		PDF/图片(G)
刊模块	3D模型	面板库	内部		测试点报告
过滤					网表
全部			1		ODB++
					自动布线(DSN)
					交互式BOM
			12		Altium Designer
日志	DRC	查找结	果		PADS

2.2.2.11 文件-导出 子菜单

近期工程:

文作	牛 (F)	编辑 (E)	视图 (V)	_放置 (P	?) 设计 (D)	布线 (U)	布局 (O)	工具
[7	新建(N)		•	с. С	正常亮度 ~	mil ~	O	۴ :
	打开工種	呈(O)	Ctrl+O	> 开始页	core.Sc	hematic	PCB	
	保存(S)		Ctrl+Shift+S	-5000	-4000	1000	-1000	
	保存全部	郘(L)	Ctrl+S					
	另存为		•	1. <sup>6</sup> 0				
6	创建版本	本						
ধ	切换版本	本						
	缓存恢复	夏						
Ľ	导入(I)		•					
	导出(E)							
	打印(P)							
	关闭全部	爭(X)						
	近期工程	星(R)	1. S. +	立色	刘·梁山派开发板	- Iceda		0250
	文件源码	码	ST M	立任	创梁山派·天空星	开发板 - Iceo	la	8 - E
el_1		(0 / L	<b>V</b>	Ne	w Project_2024	-04-16_13-20	)-56 - Iceda	印层
		Labore 1				- -		

2.2.2.12 文件-近期工程 子菜单

文件源码: 立创 EDA 支持导出或编辑文件的源码。点击下载后即可下载工程的文件源码, 然后可以通过文本编辑器或浏览器打开该文件。你也可以复制对话框内的代码在编辑器中进行编辑。

<b>牛(F)</b> 编辑(E)	视图 (V)
新建(N)	
打开工程(0)	Ctrl+O
保存(S)	Ctrl+Shift+S
保存全部(L)	Ctrl+S
另存为	•
创建版本	
切换版本	
缓存恢复	
导入(I)	•
导出(E)	•
打印(P)	
关闭全部(X)	
近期工程(R)	. 1997
文件源码	8
	<ul> <li>(F) 编辑(E)</li> <li>新建(N)</li> <li>打开工程(O)</li> <li>保存(S)</li> <li>保存全部(L)</li> <li>另存为</li> <li>创建版本</li> <li>切换版本</li> <li>缓存恢复</li> <li>导入(I)</li> <li>导出(E)</li> <li>打印(P)</li> <li>关闭全部(X)</li> <li>近期工程(R)</li> <li>文件源码</li> </ul>

2.2.2.13 文件-文件源码

源码					
DOCTVDE" "DCP" "4 4"]					
CANVAS" 0 0 "m;1" 5 51					
"LAVER" 1 "TOP" "Top Laver" 3 "#ff00	00" 1 "#ff0000" 1]				
AVER" 2 "BOTTOM" "Bottom Laver" 3	"#0000ff" 1 "#0000ff" 1	1			
AVER" 3 "TOP STIK" "TopSilklaver"	3 "#ffcc00" 1 "#ffcc00"	11			
AVER" A "BOT STLK" "BottomSilklave	" 3 "#66cc33" 1 "#66cc	33" 1]			
AVER" 5 "TOP SOLDER MASK" "TopSold	apMasklavon" 3 "#80080	" 1 "#800080" 1]			
"LAVER" 6 "BOT SOLDER MASK" "BottomS	olderMasklaver" 3 "#aa00	off" 1 "#aa00ff"	11		
AVER" 7 "TOP PASTE MASK" "TopPastel	Masklaver" 3 "#808080"	1 "#808080" 1]	*J		
LAYER", 8, "BOT PASTE MASK", "BottomPa	steMaskLaver" 3. "#80000	a".1."#800000".1]			
LAYER", 9, "TOP ASSEMBLY", "Top Assemb	ly laver", 3, "#33cc99", 1	"#19664c",1]			
LAYER" 10 "BOT ASSEMBLY" "Bottom As	sembly Laver" 3 "#5555f	f" 1. "#2a2a7f" 1]			
LAYER", 11, "OUTLINE", "BoardOutline",	3."#ff00ff".1."#ff00ff"	.1]			
LAYER", 12, "MULTI", "Multi-Laver", 3,"	#c0c0c0",1,"#c0c0c0",1]	,-,			
LAYER", 13, "DOCUMENT", "Document Lave	r".3,"#6464ff".1,"#6464	ff".1]			
LAYER", 14, "MECHANICAL", "Mechanical	Layer", 3, "#f022f0", 1, "#	781178",1]			
LAYER", 15, "SIGNAL", "Inner1", 0, "#999	966",1,"#4c4c33",1]				
LAYER", 16, "SIGNAL", "Inner2", 0, "#008	000",1,"#004000",1]				
LAYER", 17, "SIGNAL", "Inner3", 0, "#00f	f00",1,"#007f00",1]				
LAYER",18,"SIGNAL","Inner4",0,"#bc8	e00",1,"#5e4700",1]				
LAYER", 19, "SIGNAL", "Inner5", 0, "#70d	bfa",1,"#386d7d",1]				
LAYER",20,"SIGNAL","Inner6",0,"#00c	c66",1,"#006633",1]				
LAYER",21,"SIGNAL","Inner7",0,"#996	6ff",1,"#4c337f",1]				
LAYER",22,"SIGNAL","Inner8",0,"#800	080",1,"#400040",1]				
LAYER".23."SIGNAL"."Inner9".0."#008	080".1."#004040".11				
			a de la companya de la		
			下载	应用 取	満

2.2.2.14 文件-文件源码 弹窗

# 2.2.3. 顶部面板--编辑

该菜单提供撤销、重做、复制、剪切、粘贴等基础编辑功能,同时提供选择对象、合 并线条等编辑功能。

	编辑(E) 视图(V)	放置 (P	)   设计 (D)   布线 (U)   布局 (O)   工具 (T)   ~   V2.2.20  私有化测试 (Admin)	🔻 🕚 同步中: 0 📕	📹 🚅 🧕 小藩 :	
R- 🗋 🖨 🗇 🗁	⊃ 撤销	Ctrl+Z		*- ⊇ DRC ℃ ヾ	线条45° ~ ~	
▼ 圖页 网络	⊂ 重做	Ctrl+Y	Core.Schem C PCB C PCB2 PCB1	元件	洗中数量 1	
	Ⅰ 复制(C)	Ctrl+C	рара, , , , , , рара, , , , , , , , , ,	▼ 位置	ALL PARTY	
所 有	★ 剪切(T)	Ctrl+X	an dis Colorena			圕
上 程 <sup>1</sup> 2. interface	₽ 粘贴(P)	Ctrl+V		闔层		层
I . P8	重复	- ×	642	中心 X	4096.7mil	
10 - 5. P9		•		中心Y		过滤
1 6. P10	<b>前</b> 删除	× ,		旋转角度		
常 7. P11	合并为闭合线条			锁定	是 ~	属
	分散为独立线条			從印颜色	#000000	性
e Board1	转为	· ,				
🖨 🕣 Schematic1	✓ 吸附	Alt+S		▼ 基础属性		批注
🔽 🔂 PCB1	进择对象(S)			ID S 152%		11
E-Board2	本尔法管			X 825mil	dX -3180mil	
				Y 650mil	dY 480mil	
		1				
检查DRC 清除错误	添加山園川	1999 - C.				
◎ 全部(0)	添加斜角					
1	三q 查找(F)	Ctrl+F				
	解锁全部	1.82				
		3				
			⊲» 54			
▼ 库 ●日志	DRC 查找结果					

2.2.3.1 编辑 子菜单

重复:重复功能类似我们常用的复制粘贴,把选中的对象重复一遍在编辑器的画布上, 支持重复到光标和原来位置。



2.2.3.2 编辑-重复 子菜单

跟进中心移动:选择后即可将选择器件进行拖动。

根据原点移动:选择后即可将器件根据封装的原点进行拖动。

根据参考点移动:将选择的器件根据用户选择的参考点移动,点击后选择一个作为移动的参考点来进行拖动。



2.2.3.3 编辑-移动 子菜单

删除所选:删除选中对象。

删除对象:删除对象是可以选择需要删除的内容的,而这个删除是整体在原理图中整体删除的。弹窗勾选需要删除的对象,点击确定,即可将勾选的对象在原理图中全部删除。 删除全部:把原理图放置的所有元素删除。



2.2.3.4 编辑-删除 子菜单



2.2.3.5 删除对象弹窗

转为:



2.2.3.6 编辑-转为 子菜单

选择对象: 支持多种选择方式, 方便选择所需的对象。

全部选择:选择原理图中的全部元素。

矩形内部:基本和普通的框选一样,框选一个矩形,内部的图元可以被选中

矩形外部:在矩形外部的元素被选中,矩形内部的则不被选中。

多边形内部:在绘制的多边形图形内部的元素被选中,外部的则没有被选中。 多边形外部:在绘制的多边形图形内部的元素被不被选中,外部的则被选中。 接触到线条的:接触到线条的选中。

切换选择:连续选择元素。

注意: 当框选原理图的元件时, 不会自动框选到元件在画布显示的属性。

2		2.5° (500)	
	选择对象(S)		全部(A) Ctrl+A
	布尔运算	•	□ 矩形内部(I)
	阵列对象		□▶ 矩形外部(0)
	添加圆角		☞ 多边形内部
	添加斜角		☞ 多边形外部
<u>=</u> a	查找(F)	Ctrl+F	人 接触到线条的(L)
	解锁全部		连接的铜皮(P) Ctrl+H
		S	♪ ↓ 切换选择

2.2.3.7 编辑-选择对象 子菜单

布尔运算

保留重叠区域:通过保留重叠区域功能可以对两个图元的相交部分进行截取,由此可 以生成很多不好绘制的图形。 合并区域:使用合并区域功能,把两个不同形状的图元合并成为一个图元,取图元的 外边沿合并。

减去顶层区域:通过减去顶层区域功能可以把两个不同形状的图元的内部相交部分和 其中一个图元移除。假如 A 在 B 下一层级,操作减去顶层区域,会保留 A-B 的部分。

排除重叠区域:通过排除重叠区域功能可以把将 A 和 B 相交部分去掉,保留不相交的部分。不同形状的图元的内部相交部分移除。

布尔运算	- F	▶ 保留重叠区域
□□ 阵列对象		<b>5</b> 合并区域
添加圆角		▶ 减去顶层区域
添加斜角		▶ 排除重叠区域
	Ctrl+F	□ 拆分带洞区域
	210	

2.2.3.8 编辑-布尔运算 子菜单

查找:在 PCB 界面中查找器件、属性、 名称等。查找的格式可以使用通配符和表达式查找。

找							>
种类:	元件						~
属性							Î
使用通	• 配符[*?]	公大小写	🗌 使用表	达式			
全部	包含	~	2			不限 ~	
属性名	条件	属	性值			画布显示	
图层	不限	~ Jj	页层		~		
位号	不限	~				不限 ~	
封装	不限	×				不限 ~	
器件	不限	×				不限 ~	- 
	一天府						
ID	小阪						
名称	不限	~				不限 ~	•
唯一ID	不限	~				不限 ~	-
加入BOM	不限	~ 馬	Ē 👘		~	不限 ~	
		杏士	步全部	<b>上一</b> 个	<b></b> -	- <u>^</u>	取消

2.2.3.9 编辑-查找 弹窗

# 2.2.4. 顶部面板---视图

该菜单提供 2D 预览、3D 预览、3D 外壳预览、放大缩小、适应全部、适应选中、适应 框选、适应板框、全屏、正常视图、轮廓视图等基础功能,同时提供切换亮度、翻转板子、 单位、网格尺寸、栅格尺寸、网格类型等功能。

此外,该菜单可以设置主窗口视图设置,可以选择哪些面板(顶部工具栏/左侧面板/ 右侧面板/底部面板)显示在界面上。

视	<b>劉 (V)</b> 放置 (P)	设计 (D)
2D	2D预览	
ЗD	3D预览	
ЗD	3D外壳预览	
$\oplus$	放大(I)	
Q	缩小(O)	
к л К У	适应全部(F)	К
	适应选中(E)	
	适应框选(A)	
[0]	适应板框	
$\mathbb{Z}$	全屏	F11
$\checkmark$	正常视图	
	轮廓视图	
	切换亮度	Shift+S ▶
	翻转板子	Alt+F
	单位	QÞ
	网格尺寸(G)	•
	栅格尺寸	•
	网格类型	
α.`p	飞线	•
	高亮	•
$\checkmark$	顶部工具栏	
$\checkmark$	左侧面板	1
~	右侧面板	1
$\checkmark$	底部面板	1000
	窗口排列(W)	*
	窗口	•

切换亮度: 切换当前图层的亮度,将其他图层的元素变暗,单独显示当前图层的元素。

轮廓视图		
切换亮度	Shift+S ►	✓ 正常亮度
翻转板子	Alt+F	非激活层变灰
单位	QÞ	非激活层隐藏
2. 2. 4	.2 视图-切换	亮度 子菜单

单位:



网格尺寸:修改 PCB 界面网格的大小。



2.2.4.4 视图-网格尺寸 子菜单

栅格尺寸:

t LL	适应加限性		
12	全屏	F11	0.051, 0.051mm   2.0, 2.0mil
	正世如图	100	0.127, 0.127mm   5.0, 5.0mil
· ·		E.C.	0.254, 0.254mm   10.0, 10.0mil
-	轮廓视图		✓ 0.508, 0.508mm   20.0, 20.0mil
- -	切换亮度	Shift+S ▶	0.635, 0.635mm   25.0, 25.0mil
r	翻转板子	Alt+F	1 270 1 270mm   50 0 50 0mil
<u>e</u>	单位	Q►	0.025.0.025mm   1.0.1.0mil
ų	网格尺寸(G)	•	
5	栅格尺寸		0.100, 0.100mm   3.9, 3.9mil
]	网格类型	•	0.250, 0.250mm   9.8, 9.8mil
<u>م</u>	水供		0.500, 0.500mm   19.7, 19.7mil
o'	G226		1.000, 1.000mm   39.4, 39.4mil
- -	局氕	<u> </u>	✓ 网格/栅格保持比例
$\checkmark$	顶部工具栏		常用网格/栅格设置
	左侧面板	r	

2.2.4.5 视图-栅格尺寸 子菜单

网格类型:

	10 <sup>1</sup>	10		6
-	网格类型		✓ 直角坐标系	D
α. σ``	飞线		极坐标系	0
-	高亮	•	网点	L
~	顶部工具栏		网格	D
	左侧面板	[	✓ 无	
	大侧西标	1 भूभारच		





2.2.4.7 视图-飞线 子菜单



1				
and the	高亮		高亮网络	Shift+H
~	顶部工具栏		高亮器件	
~	左侧面板	]	高亮选中	
~	右侧面板	]	取消高亮网络	Shift+H
~	底部面板	١	取消高亮器件	
	窗口排列(W)	۲	取消高亮选中	
	窗口	•	取消全部高亮	Shift+H

2.2.4.8 视图-高亮 子菜单

# 2.2.5. 顶部面板--放置

该菜单提供过孔、焊盘、文本、测试点等功能。

放置	<b>疍 (P)</b> 设计 (D)  布线	້ຢູ (U)
۴-	过孔(V) AI	t+V
**	缝合孔	•
0	焊盘(P) Al	t+P
Ο	异形焊盘	
::	板框	•
Ð	铺铜区域	•
പ	填充区域	•
0	挖槽区域	•
$\bigcirc$	禁止区域	•
3	约束区域	+
/	线条(L)	×.
Ņ	测试点	
	FPC补强板	•
Т	文本	
2	图片(G)	
4ª	尺寸(D)	•
⊞	堆叠表	
▦	钻孔表	
Ļ	画布原点	•
٥	3D外壳 - 边框	•
0	3D外壳 - 螺丝柱	
6	3D外壳 - 侧面基准线	
D	3D外壳 - 侧面挖槽区域	$\mathbf{F}_{ij}$
۲	3D外壳 - 顶面/底面挖槽区域	₹ ►
ß	3D外壳 - 侧面实体	•
٩	3D外壳 - 顶面/底面实体	<b>۲</b>

2.2.5.1 放置-缝合孔 子菜单

板框:



2.2.5.2 放置-板框 子菜单

铺铜区域:点击后可以围绕你想铺铜的区域绘制铺铜区,可以直接在板子边框外部绘制,不需要沿着板子边框,嘉立创 EDA 会自动裁剪多余的铜箔。



2.2.5.3 放置-铺铜区域 子菜单

填充区域: 嘉立创 EDA 提供了一个填充区域。你可以绘制所需的填充信息,该功能与 铺铜有类似的地方,但是实心填充不能与不同网络的元素产生间隙。



2.2.5.4 放置-填充区域 子菜单

挖槽区域: 在 PCB 设计中无论是高压板卡爬电间距,还是板型结构要求,会经常遇到 板子需要挖槽(直接挖穿板子)的情况,挖槽就是在设计的 PCB 上进行挖空处理。



2.2.5.5 放置-挖槽区域 子菜单

禁止区域:在设计 PCB 中,有些电路对信号比较敏感,信号容易受干扰,通常都要设置一个禁止区域,禁止区域包括禁止布线、覆铜、器件。



2.2.5.6 放置-禁止区域 子菜单

约束区域:多用于含 BGA 的 PCB 设计中,绘制一个约束区域后,可以对该区域设置特殊规则。在区域内进行布线、打孔、铺铜操作时,优先按照规则约束的线宽、过孔尺寸、

间距进行交互,而在区域外进行操作时,则按正常的规则。

<u> 乃</u> 约束区域	•	矩形	
/ 线条(L)	1 N	圆形	4
♪ 测试点		多边形	
			And a state of the local division of the loc

### 2.2.5.7 放置--约束区域 子菜单

线条:线条工具与导线中的不同,他是没有电气属性的,只能作为绘图工具的使用。

/ 线条(L)	✔ 折线(L) Alt+L
ℯ 测试点	・ 中心圆弧 Alt+U
	∪ 两点圆弧
丁 文本	一 三点圆弧(A) Alt+A
🖾 图片(G)	〇 圆形(U) Alt+C
▶ 尺寸(□)	矩形(R) Alt+R
2.2.5.8 放置-线	条 子菜单

FPC 补强版:

FPC补强板	矩形
丁 文本	圆形
🖾 图片(G)	多边形
7	

2.2.5.9 放置-FPC 补强版 子菜单

尺寸:测量长度、圆的半径、以及角度。与测量距离的功能有所不同的是,尺寸放置 是标注 PCB 板的长宽。



2.2.5.10 放置-尺寸 子菜单

画布原点

从光标:选择后,可用鼠标来选择原点位置,选择后位置后,那里的坐标值将会变为零。

从坐标点:点击后会弹出一个对话框,在里面输入想要设置为原点的坐标值,即可将 你输入的坐标值调整为原点。

▲ 画布原点	•	从光标	Home
① 3D外壳 - 边框	•	从坐标点…	Ctrl+Home

2.2.5.11 放置-画布原点 子菜单

3D 外壳-边框: 绘制 3D 外壳边框。

ā	
□ 3D外壳 - 边框	矩形
⊘ 3D外壳 - 螺丝柱	圆形
🗗 3D外壳 - 侧面基准线	多边形
6 2041年 全国的支援	Sector of Press

2.2.5.12 放置-3D 外壳-边框 子菜单

3D 外壳-侧面挖槽区域:当需要绘制侧面的挖槽时,需要侧面基准线来定位,再加上侧面挖槽区域。



2.2.5.13 放置-3D 外壳-侧面挖槽区域 子菜单

3D 外壳-顶面/底面挖槽区域: 当需要绘制顶面和底面的挖槽时, 使用顶底面挖槽区

域。



2.2.5.14 放置-3D 外壳-顶面/底面挖槽区域 子菜单

3D 外壳-侧面实体: 当需要绘制凸出的实体模型时,可以使用实体功能。



2.2.5.15 放置-3D 外壳-侧面实体 子菜单

3D 外壳-顶面/底面实体: 当需要绘制顶面和底面的需要凸起的区域,可以使用实体

图元。

回 3D外壳 - 侧面挖槽区域	all and the second second
	矩形
□ 3D外壳 - 侧面实体	圆形
	多边形

2.2.5.16 放置-3D 外壳-顶面/底面实体 子菜单

## 2.2.6. 顶部面板---设计

该菜单提供从原理图导入变更、更新 PCB 到原理图、从复制模板更新布局布线、设计规则、检查 DRC、检查 DRC(自定义)、清除错误、实时 DRC、分配位号、交叉选择、更新工程库、重置元件唯一 ID 等功能。



2.2.6.1 设计 子菜单

网络类管理器:网络类是将不同类型的网络组合成一个分组,方便用于对规则的设置。

差分对管理器:当需要差分对布线时,需要在差分对管理器先创建差分对,并设置设计规则。

等长网络组管理器:在需要等长控制的布线时,设置等长网络组可以很方便对比两个 网络或多个网络之间的网络长度,方便在设计规则里面对整个网络组进行设置网络规则。

焊盘对组管理器: 创建焊盘对组可以很方便进行差分对长度控制,可以直观查看两个 焊盘之间的导线网络长度,利于进行等长调整。

更新工程库: 嘉立创 EDA 的工程是以库模板复用的方式实现,当元件库放置在文档的时候,会创建一个副本作为模板,这样可以确保元件库的更新不会直接影响到全部使用过 该库的工程或文档,需要更新到工程里面时,需要手动使用"更新工程库"功能。当器件 库有更新的时候,比如器件的属性变更,符号和封装有编辑更新,可以在更新工程库菜单 进行更新。注意,如果只更新器件只会更新器件属性,不会更新掉符号或封装。

3称:	Q	类型:全部	~							
	名称	类型	当前版本	更新版本	所有者	[]当前版本		[]更新版本		
	0.1uF 50V 4*7	符号	2023-03-06 17:	2023-10-25 10:	LCSC	A				
	1.0K-BH-4PWB	符号	2022-01-10 21:	2024-01-04 16:	LCSC					
	1.0K-BH-4PWB	符号	2022-01-10 21:	2024-01-04 16:	LCSC					
	1.25K-CB-3PWB	符号	2023-01-05 07:	2024-03-22 18:	LCSC					
	1.25T-5A_C722	符号	2022-02-27 21:	2023-12-13 15:	LCSC					
	1N4007_C402311	符号	2022-09-14 16:	2023-12-06 11:4	LCSC					
	1N4007_C2892	符号	2022-02-16 13:	2023-12-05 15:	LCSC					
	1N4007	器件	2022-06-10 04:	2022-07-15 04:	LCSC		~			```
	1N4007W_C32	符号	2022-01-10 21:	2023-11-29 10:4	LCSC	-	Manufacture - 1-		The second second	
	1N4148TR	符号	2022-01-10 20:	2023-11-28 15:3	LCSC	周任	当刖版本		史新版本	
	1N4148W	器件	2022-06-01 04:	2022-07-14 04:	LCSC					
	1N4148W_C26	符号	2022-01-10 21:	2024-01-26 01:	LCSC					
	1N4148W-C84367	符号	2022-01-10 20:	2023-12-13 10:	LCSC					
	1N4148WT-C27	符号	2022-01-10 20:	2024-04-22 23:	LCSC					
	1N5819W	器件	2022-06-21 04:	2022-07-19 00:	LCSC					
	1N5819WS	符号	2023-04-14 11:0	2023-11-29 11:2	LCSC					
	1N5819HWQ-7-F	符号	2022-01-28 18:	2023-08-31 11:1	LCSC					
	1N5819W C26	符号	2022-01-21 18	2024-04-23.00	LCSC	-				

2.2.6.2 设计-更新工程库 弹窗

# 2.2.7. 顶部面板---布线

在布线选项中,有多种操作如单路布线、拉伸导线、差分对布线、等长调节、差分对 等长调节、扇出布线以及自动布线。工具选项包括布线模式、布线拐角、布线宽度、移除 回路和清除布线。

布约	<b>戋 (U)</b> 布局 (C	)) 工具 (T)
പ്	单路布线	Alt+W
Y	拉伸导线	Shift+W
ခိုင်	差分对布线	Alt+D
333	多路布线	
ሇ	等长调节	Shift+A
N	差分对等长调节	
889 AUTO	自动布线	
ૡ૾ૡ	扇出布线	
₹~8	优化选中导线	
নি	布线模式	Shift+R ▶
	布线拐角	•
	布线宽度	۲
$\checkmark$	移除回路	
	清除布线	•
	2.2.7.1 布线	子菜单

布线模式

推挤:开启后,在布线下可推挤其他的线条位置

阻挡: 开启后, 在布线模式下导线遇到线条将会阻挡住

环绕:开启后,在 PCB 走线遇到阻碍时,会自动绕过阻碍的元素走线

忽略:开启后,忽略走线规则

	ବିବି	扇出布线			90
C	নি	布线模式	Shift+R ▶	推挤	路
		布线拐角	× •	环绕	$\backslash$
		布线宽度	•	✓ 阻挡	4
	$\checkmark$	移除回路		忽略	00
2		清除布线			

2.2.7.2 布线-布线模式 子菜单

```
布线拐角:
```

xu saasay	
布线拐角	▶ ✓ 线条45°
布线宽度	▶ 线条90°
✓ 移除回路	圆弧45°
清除布线	▶ 圆弧90°
	曹 圆弧自由角度
	线条自由角度

2.2.7.3 布线-布线拐角 子菜单

布线宽度:

828 自动布线	
షిషి 扇出布线	跟随规则
示 布线模式 Shift+R ▶	规则设置
布线拐角     ▶	0.127mm   5.0mil
布线宽度    ▶	0.203mm   8.0mil
✓ 移除回路	✓ 0.254mm   10.0mil
· 特別的自由 清除右线	0.305mm   12.0mil
	0.508mm   20.0mil
	1.270mm   50.0mil
	0.100mm   3.9mil
	0.200mm   7.9mil
	0.300mm   11.8mil
RECO TIL	0.500mm   19.7mil
	0.750mm   29.5mil
	1.000mm   39.4mil
2 🗖 底层 📕 顶层丝印层 🔲 底层	常用线宽设置
	输入宽度

### 2.2.7.4 布线-布线宽度 子菜单

清除布线

- 连接:同一个焊盘的导线清除
- 网络:把同一个网络的导线清除。

全部:将 PCB 中绘制的导线全部清除。



2.2.7.5 布线-清除布线 子菜单

## 2.2.8. 顶部面板---布局

组合功能:支持将任意图元组合为一个整体,在组合为一个整体后,在进行拖动,旋 转等操作的时候,能够保证组合内各图元相对位置不变。

属性位置:修改器件名称、位号的摆放位置。

互换位置:将两个器件的位置互换,导线不跟随器件互换

翻面:如果你需要把图元翻转到对面层,比如顶面翻转到底面去,可以使用翻面功能。

偏移:将器件进行 X/Y 轴进行偏移。

对齐: 使多个对象在空间上保持正确的相对位置, 比如左对齐、居中对齐等。

分布: 均匀地分布在画布或其他工作区域内的对象。

旋转:将器件旋转角度。



## 2.2.9. 顶部面板--工具

用于测量距离、执行命令、添加泪滴、拼接板材、移除未使用的焊盘、查看日志、连接焊盘、管理器件、图层、铺铜和 3D 模型等操作。



2.2.9.1 工具 子菜单

器件管理器: 嘉立创 EDA 支持通过器件管理器进行器件替换。方便修改器件的物料属

性,方便输出规范统一的 BOM。

					0					
过滤					Q	当前器件:	S F P 3D	属性	当前值	目标值
位号	\$	备注	封装	信息	٢					
C1		L0402	SMD-BJT-SOT23-3		- î					
C5		Touch	1206							
D1		HK32F103CBT6	TO-220-3_L10.0-W4		2					
DC1		Touch	1206							
LED1		_DIO0.4	TO-252-2_L6.6-W6.1							
P1		10Uf_1	SW222							
P2		10Uf_1	SW222				18 m.)			
		10Uf 1	SW222		-		*			
P3		1001_1								
P3		lool_1			A	目标器件:	S F P 3D			
P3 标器件:					Î	目标器件:	S F P 3D			
] P3		(日に伏生) 今世 屋村			Î	目标器件:	S F P 3D			
] P3 标器件: 性:	• 合并属性	:(目标优先) 〇 合并属性	… 	为准	Î	目标器件:	S F P 3D			
<u>P3</u> 标器件: 性: 值:	<ul> <li>● 合并属性</li> <li>✓ 优先保留</li> </ul>	(目标优先) 〇 合并属性 不为空的值	… (当前优先) 〇 目标器件	为准	Î	目标器件:	S F P 3D			
P3 标器件: 性: 值:	<ul> <li>● 合并属性</li> <li>✓ 优先保留</li> </ul>	(目标优先) 〇 合并属性 (不为空的值	… (当前优先) 〇 目标器件	为准		目标器件:	SFP3D			
<u>P3</u> 示器件: 生: 直: 建属性:	<ul> <li>● 合井属性</li> <li>✓ 优先保留</li> <li>✓ 保留位号</li> </ul>	(目标优先) 合并属性 不为空的值 和唯一D		为准		目标器件:	S F P 3D			
P3 示器件: 生: 直: 建属性:	<ul> <li>合井属性</li> <li>【 优先保留</li> <li>【 保留位号</li> </ul>		…	为准	Î	目标器件:	SFP 3D			
P3 示器件: 性: 直: 鍵属性:	<ul> <li>● 合并属性</li> <li>✓ 优先保留</li> <li>✓ 保留位号</li> <li>✓ 保留当前</li> </ul>	(目标优先) 合并属性 (日标优先) 合并属性 不为空的值 和唯一D 封装	… (当前优先) 〇 目标器件	为准	1	目标器件:	SFP3D			

2.2.9.2 工具-器件管理器 弹窗

图层管理器: 嘉立创 EDA 专业版为用户提供了图层管理器,用户可以在图层管理器中快捷地配置 PCB 图层相关的内容,例如 PCB 的层数,图层的颜色、类型、透明度等等。

图层管理器						×
图层管理	物理堆叠					
铜箔层: 4	➤ 颜色配置:	非激活层透明度: 50	% PC	3类型: 普通板材	× 10	
+ ×						
序号	名称	类型	颜色		透明度(%)	
1	顶层	信号层		#FF0000	0	i i
2	内层1	内电层		#999966	0	1.0
3	内层2	内电层	~	#008000	0	and the second
4	底层	信号层		#0000FF	0	
5	顶层丝印层	丝印层		#FFCC00	0	
6	底层丝印层	丝印层		#66CC33	0	
7	顶层阻焊层	阻焊层		#800080	30	
8	底层阻焊层	阻焊层		#AA00FF	30	
9	顶层锡膏层	锡膏层	0.00	#808080	0	
10	底层锡膏层	锡膏层		#800000	0	
			1		294	
导入	导出			应用	确认	取消

### 2.2.9.3 工具-图层管理器 弹窗

铺铜管理器:铺铜管理器可以对铜皮批量管理。给铺铜增加优先级,修改网络、修改 层名称、铺铜的顺序改变。

铺铜管理器					
↑ ↓ <u>†</u> ± ×	< > 0/	0 🛞	重建选中	重建所有	
名称	优先级	图层		网络	
□. 顶层					
: POUR2	1	顶层	× 9.	GND	~
点. 底层					
提示: 重建多个铺铜时, 系统	统将按照优先级数字从小	小到大来执行铺	铜		
	规则	Ŋ	应用	确认	取消

2.2.9.4 工具-铺铜管理器 弹窗

3D 模型管理器: 3D 模型管理器和封装管理器,符号管理器很像,支持单个和批量添加 3D 模型和调整。

3D将	更型管理											
过	滤											Q
	位号		\$	备注	\$	封装	\$	3D模型	멛	\$	信息	\$
~	C1					SMD-BJT	-SOT23				C1 没有	頁 3D模型
	U1					C0402				171	U1 没有	頁3D模型
	P1					SW222		HDR-	TH_2P-P2	.5		3
	P2					SW222		HDR-	TH_2P-P2	.5		S.P.
	P3					SW222		HDR-	TH_2P-P2	.5		S.
	P4					SW222		HDR-	TH_2P-P2	.5		, A
	P5					SW222		HDR-	TH_2P-P2	.5		
	P6					SW222		HDR-	TH_2P-P2	.5		
	C5					1206		CAP-1	TH_BD8.0			
	DC1					1206		DC-IN	-TH_DC0	0		
	D1					TO-220-3	_L10.0	DO-35	5_D1.9-L3.	9		
摂	索			Q	ŀ	⇒ 标题		描	怸	\$	U\$	更新 🜲
ì	过滤	Q	ì	过滤 Q	1	LED	0603-RD_B				Icsc	2023-11
N	统		\$	部	2	TO-9	92-3_L4.9				Icsc	2023-09
T	稈			S	3	VQF	N-HR-11_L				Icsc	2023-09
LK7	藏				4	CON	IN-TH_XT3				lcsc	2023-09
ICE	eda				5	CON	IN-TH_PA2.				lcsc	2023-09
					6	MICI	RO-USB-S.				lcsc	2023-09
					7	HDM	1I-TH_19P				lcsc	2023-09
					8	IND-	SMD_L2.5-				lcsc	2023-09

2.2.9.5 工具-3D 模型管理器 弹窗

ULT Y JAK			IPC/DAC-2002周性		序
过滤		Q		Q	19 19 19 19 19 19 19 19 19 19 19 19 19 1
位号 🔷	备注	封装			
C1	L0402	SMD-BJT-SOT23-3_N-BEC			
C5	Touch	1206			
D1	HK32F103CB	TO-220-3_L10.0-W4.5-P2			
DC1	Touch	1206			
LED1	_DIO0.4	TO-252-2_L6.6-W6.1-P4.5			序
P1	10Uf_1	SW222			
P2	10Uf_1	SW222			
P3	10Uf_1	SW222			
P4	10Uf_1	SW222			
P5	10Uf_1	SW222			
P6	10Uf_1	SW222			
R4	470R_R 0805	BMP 280-6 pin			
R5	3296W-1-103	TO-220-3_L10.0-W4.5-P2			l3*
R6	470R_R 0805	BMP 280-6 pin			
R8	3296W-1-103	TO-220-3_L10.0-W4.5-P2	键名		
R10	SGM40560	D=9MM	-		
U1	10uF_5	C0402	18		

### 2.2.9.6 工具-嘉立创 SMT 选型工具 弹窗

焊接辅助工具: 立创 EDA 专业版提供一个简单的焊接帮助工具,方便在焊接的时候进行元件定位。

る嘉立创EDA	视图 工具	导出		
~返回編輯器 €	90223	6 12 6		8
	位号聚合		位号不聚合	
搜全部 搜信	立号 可搜索位号、值	氢、型号、封装、编号		Q
□ 已焊接 11	顶层位号 11	底层位号 11	值 11	器件型号
	DC1、C5 <u>2个器件</u> <u>详情</u>			Touch
	D1 <u>1个器件</u>			HK32F1030
	U1 <u>1个器件</u> <u>详情</u>			10uF_5
	R6、R4 <u>2个器件</u> <u>详情</u>		47k	470R_R 08
	R8、R5 <u>2个器件</u> <u>详情</u>		10k	3296W-1-1
	R10 <u>1个器件</u> <u>详情</u>		100	SGM40560
	LED1 <u>1个器件</u> <u>详情</u>			_DIO0.4
	P2、P1、P5、P3	and a second		10Uf 1

2.2.9.2 工具-焊接辅助工具 弹窗

# 2.2.10. 顶部面板---导出

立创 EDA 支持多种文件格式的导出,如 BOM 列表、PCB 制板文件(Gerber)、坐标文件、 3D 文件、测试点报告、PDF/图片、DXF 以及 ODB++等。这些功能便于设计师与其他团队或 外部制造商进行有效的沟通和协作。

导出	<b>出 (R)</b> 下单 (A)	设置 (I
ß	物料清单(BOM)	
G	PCB制板文件(Gerbe	er)
\$	坐标文件	
J.	3D文件	
	3D外壳文件	, in the second s
	DXF	10
	PDF/图片(G)	6°
	ODB++	10 <sup>250</sup>
Ñ	网表	N <sup>AN</sup>
	测试点报告	
56	交互式BOM	1000
	自动布线(DSN)	
- 0	Altium Designer	
	PADS	28
	PCB信息	in the second

# 2.2.11. 顶部面板一下单

嘉立创 EDA 提供元件下单、SMT 元件下单、PCB 下单、3D 外壳下单功能。



# 2.2.12. 顶部面板---设置

设置面板可修改属性设置。

图 (V)	放置 (P	?) 设计 (D)	布线 (U)	布局 (O)	工具 (T)	~	Q
D 3D	a A	正常亮度 >	mm v	导出 (R)	下单 (A)	设置 (I)	帮助 (H)
> 开始页		в	3D PC	В	e la	de la construcción de la	
	1						8
05		anneq12	1024 alt	20:50		4. Carrier	28 <sup>010</sup>
			2. 2. 11.	1 设置 入口			
设置							×
▶ 系统 ▶ 原理图/符号		应用设置时会记录当前	左侧、右侧、底部面板和	寺殊符号的宽高,在编辑器	打开时会应用。		
▶ PCB/封装		符号库管理	⊙ 简易模	式(标准版建库交互,简单)	易上手) 〇 专业模式(支	持符号复用)	
▶ 面板/面板/车 常用字体		双击工程	● 新建窗	口打开工程 🔷 当前窗	口打开工程		
图纸 属性		工程库重名	⊙ 允许重	名 〇 自动重	命名(_数字)		
快捷键		画布缩放	<ul> <li>滚轮缩。</li> </ul>	放 ○ Ctrl + ;	衮轮缩放		
保存		鼠标中键拖动	<ul> <li>移动画</li> </ul>	布 偷放画	布		
		面板自动收起				反	
		放查更新的器件	<ul> <li>① 显示更:</li> </ul>		更新提示理菌(使用工程库	E)	
				亏/到表更新对话性与提示			
导入配置	导出配置				恢复默认应	用 确认	取消
			2, 2, 12, 2	2 设置 弹窗			

# 2.2.13. 顶部面板--帮助

社区: 嘉立创 EDA 拥有一个活跃的社区,为用户提供了丰富的资源和交流平台。

教程:提供详细的用户指南和教程,帮助用户熟悉软件的操作和功能。

反馈:允许用户提交反馈和报告遇到的问题,以便软件开发团队进行改进。

帮助 (H)	/	•	Т	¥	* -
社区	1.29	2			22
教程				F1	- )
反馈					
联系					
〕 关于…					

2.2.13.1 帮助 子菜单

## 2.2.14. 顶部工具栏

根据不同页签和场景,会显示不同的快捷工具图标,可以在设置-顶部工具栏进行自 定义设置。

### 2.2.14.1 顶部工具栏

对顶部工具栏的快捷按钮进行添加和删除设置。



2.2.14.2 设置-顶部工具栏 修改设置入口





# 3. 设计流程

用户在设计完原理图后,需要进行 PCB 板绘制。 下面是嘉立创 EDA PCB 绘制流程图:



前期准备阶段

3.1.

## 该阶段准备好元件库和原理图,用户可以使用嘉立创 EDA 提供的在线元件库,在线元 件库未提供的需要自己绘制器件。此节不涉及这部分内容,不做讨论。

器件类型	全部		~								
序. 🔷	器件 🌲	封装 🔷	值  🔷	供 令	制 🔷	立 🜲	立 🗢	嘉 ◆	嘉 🜲	嘉 ◆	描述 🔷
1	TDC-G	QFN-3		C1732	Sciose	0	115.05				接口类
2	SWM3	LQFP		C9900					0.243	扩展库	
3	KF8V2	SOIC-1		C9900							
4	HYG-8	BUZ-S	2.731kHz	C1862	HYDZ(	298	1.0673	1490	1.0673	扩展库	频率:2
5	AXS4054	SOT-23		C9900					0.243	扩展库	
			截	起上2024/4	/19, 该数:	据仍在更新	<b>中</b> K 1	> 总计	973764 条	19476页 50	)条/页 >

### 3.1.1 在线元件库元件数量

这里我们可以直接使用官方示例教程里面的原理图进行后续功能测试。

在左侧面板找到示例工程。

Ģ.	) 嘉立创 EDA 文件 (F) 编辑 (E)	视图 (V)   放置 (P)   设计 (D)   布局 (O)   工具 (T)   导出 (R)   ~
	• 🗋 🗋 🗴 🗆 🖬 🖪	⊕ ⊖ ;; □ ;ā ⊞ 0.05 v inch v 1፤ ∿v v % ≽ ℙ → Ψ+ t
Ŧ	工作区: 个人 ~	♀ 开始页 P1.波形产生与变换
所有	过滤	
工程	日 心编辑器页面测试	A: 2015年年25日2月47(2月2世、50m)←) 日: 2015年4日本(日本日本)50 (日本日本日本日本日本日本日本日本日本日本日本日本日本日本日本日本日本日本日本
-	] 测试工程	A: 医微学学会 导线 · 特殊4分目的指互正接起来 B: 防御器等均衡指导线器称: (1): (***) 3-年"生活 A: 行为关注是操作/目述
上程设	Ⅲ 我参与的	日: 現用目水低分中2000020002月間。 电气齿的可称效 C: 代用目水低活体的、整理材和加速发动作的之间。 C: 使用单小成为如同成为目前建筑合称。 D: 使用单小成为如同成为目前建筑合称。
if	中·名官方示例工程	
告	圆示例工程_3D外壳设计	5-東電会作 A:西田市時本之地設施:X線型(V型)行動時 B: 科力型計算文地設備)開始市際工作中)、文化中入約日 C: 社会和自由会社会研究部業 所作工作中的法律法律者
日用库	顶示例工程_FPC补强设计	
	。示例工程_彩色丝印设计	
器件	通示例工程_快速入门	
标	③示例工程_面板打印设计	
	<b>V</b>	
器	件 封装 复用模块 3D模型 面	版库     立创商城     嘉立创EDA     搜索     Q     由近

3.1.2 官方示例教程

编辑器打开该示例项目后,提示我们只有阅读权限,没有修改权限,我们需要把工程 另存为我的工程,才可以对该工程进行修改。

\$	嘉立创EDA	<b>文件 (F)</b> 视图 (V) 下单	单 (A)	设置 (l)   帮助 (H)			(
	- 🗋 🗋 🖸	[ 新建(N)	•	la de la del	Ser.	19 <sup>67</sup>	
Ŧ	图页	迁移标准版		1. 1. 1. 1. 1. 1. 1. 1. 1. 1. 1. 1. 1. 1			de la constanció de la
FF		☐ 打开工程(O)	Ctrl+O				
有工	白. 同 云何工程	保存(S) Ctrl+S	Shift+S				
程	中 🔂 波形变	□ 保存全部(L)	Ctrl+S				
工程	歯 🔁 波ヲ	另存为	•	工程另存为(Y)	-		
设计	PCI	o 创建版本		工程另存为(本地)(A)			
		切换版本		复用模块另存为			
常用		缓存恢复		复用模块另存为(本地)			
库							

3.1.3 立创示例工程 工程另存为 入口

所有者	个人	~ <u>8</u> 1	sys123	~ (	创建团队
名称	示例工程_快速	入门			
工程链接	https://pro.lced	a.cn/ysys123/	shi-li-gong-chei	ngkuai-su-ru-m	n
描述					

3.1.4 立创示例工程 工程另存为 弹窗

	3	0 0	ÔĆ
	提示	×	ae
	? 创建成功! 是否打开新工程?		õč
, de			06
	1 1 1		OC
□ 底层	在新窗口打开		影場會层

3.1.5 立创示例工程 工程另存为 成功弹窗

在正常的设计生产过程中,原理图设计完成后,我们需要对原理图进行 DRC 检查。

DRC (Design Rule Check,设计规则检查)是电子设计自动化(EDA)工具中的一个 重要功能,用于检查原理图和 PCB 设计中是否符合特定的设计规则。这些规则通常包括电 气规则、布线规则、信号完整性规则、组件放置规则等,以确保设计的正确性、可靠性和 可制造性。

在测试中,我们可以通过点击左侧面板工程目录下原理图页对原理图进行 DRC 检查。

器件					11.7 G	0.05inch
标	1		▶ 模板页	X 9.15inc	n ax nch dY	9.1514inch 11.6562inch
ł	金直DRC	Ø	2024-04-23 15:21:54	[信息] : 开始设计规则检查。		
导出	清空		2024-04-23 15:21:54	[警告]:元件的属性与供应商编号不匹配。,建议使用器件标准化:U1(\$114682).R1(\$114807).R2(\$114916).R3(\$115028).R6(\$115370	)),R7(\$115483),R8	(\$115598).R10(\$1
✓ 全部		(3)	2024-04-23 15:21:54	[信息] : 完成设计规则检查。 致命错误: 0, 错误: 0, 警告: 1, 信息: 0。		
🗸 致命	旹误	(0)	1 1			
✓ 错误		(0)				
✓ 警告		(1)	1			
✓ 信息		(2)				
₹ 」 库		D	RC 查找结果			

3.1.6 原理图 DRC 检查

测试用例中,由于 PCB 板已经设计好了,我们可以左键框选 PCB 页全部图元,Delete 删掉 PCB 所有内容进行后续测试。

警告				×	
!存在	被锁定的对象,	请选择你的操作	e .		
<u>ि</u> ह	迷续当前操作,跟	兆过锁定对象			
<u>ि</u> इ	继续当前操作,但	目不解锁对象			
<u>الا</u>	迷续当前操作,同	同时解锁对象			
1	and the second second	<u>۾</u>	认	取消	
0		山区人立7日	· かえ 1 3社 9	रेन गर्दद १ ।	
3.	1.7 PCB #	的陈全部的	谷   弾]	刻佣认	
警告					×
(!) 选中对	象中含有元(	牛,是否同時	付删除?		
提示: )	点击否后将伯	又删除非元(	牛对象		
		*	Strand -		
一不再提示	Ŧ		是		否

3.1.8 PCB 删除全部内容 2 弹窗确认



### 3.1.9 PCB 删除全部内容 效果展示

# 3.2. 原理图更新到 PCB

我们回到原理图页。

DRC 检查无误后,点击设计 → 更新/转换原理图到 PCB,即可将已经绘制好的原理图 更新到 PCB。

(F)	编辑 (E)	视图 (V)	放置 (P)	设记	† (D)	布局 (O)	工具 (T)	导出 (F	R) ~			C
C		$\oplus \odot$		201±	更新库	<b>传换原理图到P</b>	СВ	Alt+I	, ̀	Ņ	+	VCC T
元件	对象	分 开始页	D P1.波开	00	嘉立创	Layout服务						
	Q			Ľ	从PCE	3导入变更			0.4	Ric.	Dec	ור
Ċ				<b>9</b> i	生成/夏	更新模块符号			• 🕮			
					设计规	则				I		1
ī变换				DRC	检查D	RC			PÖ	-		

### 3.2.1 原理图更新到 PCB

更新后核对更新信息,并点击 应用修改。

- 14		744	<b>B</b> \ <del>M</del>		
元件	动作	灯家	导入前	导入后	
🗸 DC1	修改属性	DC1:通道ID		\$1e4213	
🗸 D1	修改属性	D1:通道ID		\$1e4390	
<b>V</b> 1	修改属性	U1:通道ID		\$1e4682	
🔽 R1	修改属性	R1:通道ID		\$1e4807	
🗸 R2	修改属性	R2:通道ID		\$1e4916	
🗸 R3	修改属性	R3:通道ID		\$1e5028	
🗸 R6	修改属性	R6:通道ID		\$1e5370	
🗸 R7	修改属性	R7:通道ID		\$1e5483	
🗸 R8	修改属性	R8:通道ID		\$1e5598	
🗸 R10	修改属性	R10:通道ID		\$1e5839	
🗸 LED1	修改属性	LED1:通道ID		\$1e5968	
<b>7</b> P2	修改属性	P2:通道ID		\$1e6389	
<b>V</b> P1	修改属性	P1:通道ID		\$1e6866	
<b>V</b> P5	修改属性	P5:通道ID		\$1e7318	
✓ P3 同时更新导线的	修改属性 网络(只适用网络名变)	P3:通道ID 更的场景,不适用于元件或导	}线增删的场景)	\$1e7337	
					TTONK 6

3.2.2 原理图更新到 PCB 弹窗确认



3.2.3 原理图更新到 PCB PCB 页 效果展示

# 3.3. PCB 布局

PCB 布局(PCB Layout)是印刷电路板(PCB)设计过程中的一个关键步骤,它涉及 到将原理图中的电子元件和电路网络实际放置到 PCB 的板面上。这个过程需要考虑许多因 素,包括电气性能、信号完整性、热管理、机械设计要求和制造约束等。

同时,在满足所有功能性要求的基础上,应对元器件布局进行调整,使之整齐美观, 便于维护和检修。

嘉立创 EDA 为元器件布局提供了很方便的辅助工具,下面分小节介绍。

## 3.3.1. 布局传递

在同一个板子下的原理图和 PCB 可以使用这个布局传递进行把当前图页选中的元件 布局,传递到 PCB 中,方便快速聚集所需要的元件,快速布局布线。

回到原理图,先左键框选要快速布局的元器件。

#### 3.3.1.1 布局传递 左键框选 效果展示

框选后右键图元,右键菜单内选择布局传递或者快捷键 CTRL+Shift+X 可将原理图的 相对布局传递到 PCB。(设计-布局传递 也可以进行该操作)



3.3.1.2 布局传递 入口1

文件 (F)	编辑 (E)	视图 (V)	放置 (P)	设计 (D)	布局 (O)	工具 (T)	导出 (I	R) ~			Q
$\supset \subset$	88 G	$\oplus $ Q		<b>夏</b> 更新体	转换原理图到P	СВ	Alt+I	چ ,	N	+	<sup>vcc</sup> ▼ □
元件	对象	分 开始页	D P1.波开	💦 嘉立仓	Layout服务						
	Q			≥ 从PCE	3导入变更 軍新横快符号			1000			
快速入门 换电路				设计规	则			+C5			
浐生与变换 . P1				DRC 检查D U? 分配位	RC ī号			÷ •	→ vo1		
3				交叉说	择		Shift+X				
				布局传	递	Ctrl+	+Shift+X	100nF			
		Ņ → X		更新工	程库	and the					

3.3.1.3 布局传递 入口 2

在原理图选择多个元件后,点击"布局传递",会自动切换到 PCB,并根据原理图元件的唯一 ID 高亮并选中 PCB 对应相同唯一 ID 的元件并悬浮在鼠标,等待放置。



3.3.1.4 布局传递 效果展示

## 3.3.2. 对齐功能

立创 EDA 提供了多种器件对齐工具,以帮助用户在 PCB 设计中实现整齐、有序的布局。这些对齐工具包括:

左对齐、右对齐:将器件对齐到画布的左侧或右侧。

顶部对齐、底部对齐:将器件对齐到画布的顶部或底部。

此外还有左右居中、上下居中对齐等。

这些工具使得 PCB 布局过程更加高效和精确,有助于提高设计的整体质量和可读性。 用户可以选择一个或多个元件,然后使用这些工具来快速调整元件的位置,实现整齐有序 的布局。正确的对齐操作不仅有助于提高 PCB 的功能性和可靠性,还能在制造和后期维护 中带来便利。



3.3.2.1 工具栏 对齐功能入口

## 3.3.3. 分布功能

立创 EDA 的器件分布功能提供了多种方式来优化 PCB 布局,这些功能对于提高 PCB 设计的效率和质量非常重要。以下是立创 EDA 中一些主要的器件分布功能:

水平等距分布:允许用户选择需要分布的器件,然后将它们在水平方向上等距排列。

垂直等距分布:与水平等距分布类似,但适用于垂直方向的排列。

左边沿等距分布:以已选择器件的左边丝印边距为基准点进行等距分布。

上边沿等距分布:以已选择器件的上边丝印边距为基准点进行等距分布。

水平指定中心间距分布:允许用户输入数据来指定水平间距,然后根据这个间距来排 列器件。

垂直指定中心间距分布:与水平指定中心间距分布类似,适用于垂直方向的排列。 此外还有阵列分布,元件区间分布等。

这些功能可以帮助设计师更有效地组织 PCB 上的元件,确保布局的整洁性和功能性。 通过使用这些分布工具,可以显著提高 PCB 设计的效率和最终产品的质量。



3.3.3.1 工具栏 分布功能入口

## 3.3.4. 布局效果展示

最后,器件布局时,嘉立创 EDA 还可以使用空格键对元器件快速旋转,找到最合适的器件布局,提高设计效率。

下面是器件布局效果展示:



3.3.4.1 器件布局 成品效果展示

## 3.4. 绘制板框

器件布局完成后,我们接下来绘制板框。

PCB 绘制板框是指在设计 PCB 时,定义电路板的物理尺寸和形状的过程。

板框为设计者提供了一个可视化的边界,以确保所有的元件和走线都在电路板的可用 区域内。作为 PCB 设计中的一个重要组成部分,它确定了电路板的轮廓,也是生产过程中 制作 PCB 外形的基础。

在立创 EDA 中,点击 放置-板框 (入口一)或工具栏上的快捷方式(入口二)可放置板框,放置时可输入尺寸,板宽可随时调整大小。



3.4.1 板框绘制 入口

按快捷 Q 或在工具栏上可修改单位。

)	编辑 (E)	视图 (V)	放置 (P)	) 设计 (D)	布线 (U)	布局 (O)	工具 (T)
		2D 3D		正常亮度 ~	mm ~	<b>M</b>	ᠭ ::
4	对象	🔗 开始页	P1.)	皮形产生与变换	ि P	СВ	ø

3.4.2 板框绘制 单位修改



3.4.3 板框绘制 效果展示

## 3.5. 布线

板框绘制完成后,进行布线操作。

布线是 PCB 设计中非常关键的一步,它对电路板的性能有着显著影响。在布线过程中,应遵循以下规则和技巧:

分离模拟和数字信号;避免长距离平行布线;

对于高速或敏感的信号,使用屏蔽或差分对布线技术,以减少干扰;

确保时钟线尽量短,以减少信号延迟和干扰;

使用 45 度角布线,尽量避免使用 90 度角布线;

尽量避免使用过孔,因为它们会增加信号延迟和干扰;

如果必须使用过孔,确保它们尽量少,并且不要在高速信号路径上使用等。

遵循这些布线规则和技巧,可以提高 PCB 的可靠性和性能。

嘉立创 EDA 针对不同实际设计需求提供了多种布线功能,下面分小节介绍。

## 3.5.1. 单路布线

单路布线的方法:

- ●单击顶部菜单 布线 单路布线,进入添加布线工作模式
- ●顶部工具栏 单路布线
- ●快捷键 W
- ●双击焊盘或者过孔进入布线模式



3.5.1.1 单路布线 入口1



3.5.1.2 单路布线 入口2

绘制过程中,按 TAB 键可修改导线宽度。

19:12		P1	C5 R8	□ -+- □ C4			P3	2022-03
NP3	输入值					×	P5 1	
2024						mm	P4	
2024								
WALLER LEV				确认	取消	í	P6 – –	
dis	9	1 Carl	D.	No. 116	20		19	
\$12 CL	2024	19			1.00		12	

3.5.1.2 更改线宽 弹窗



按空格键(或按住 Ctrl 呼出右键菜单)可改变布线拐角。

3.5.1.3 布线拐角修改 弹窗

添加拐点:

- ●在布线的过程中在需要增加拐点的地方鼠标左键单击以添加拐点。
- ●布线过程中使用快捷键 L 切换拐点。

更多布线的操作设置可以在设置 - PCB 设置中修改。

· · mn	n v	导出 (R)	下单 (A)	设置 (I)	帮助 (H)	1	• T		$\overline{\mathcal{F}}$	DRC
ī变换	PC PC	СВ	20	② 系统		•			* 常	常用(默
851		k	รับ	原理图	副符号	۶.	通用	1	đ	
		19 <sup>:3)</sup>		PCB/	封装	•	主题			全
olten.		Nr. 23		面板/面	面板库	•		03		● 顶

3.5.1.4 设置-原理图/符号-通用 入口



3.5.1.5 设置-原理图/符号-通用 常规弹窗



布线成品如下:

# 3.5.2. 差分线配置

差分对布线是一项要求在印刷电路板上创建利于差分信号(对等和反相的信号)平衡 的传输系统的技术。差分线路一般与外部的差分信号系统相连接,差分信号系统是采用双绞 线进行信号传输的,双绞线中的一条信号线传送原信号,另一条传送的是与原信号反相的 信号。差分信号是为了解决信号源和负载之间没有良好的参考地连接而采用的方法,它对 电子产品的干扰起到固有的抑制作用。差分信号的另一个优点是它能减小信号线对外产生 的电磁干扰(EMI)。

下面展示差分线实际应用展示:

点击 设计 → 差分对管理器进行差分对配置。



3.5.2.1 差分对管理器入口

	差分对管理器	Marconat		5		PU
	+ ×	正网络	SSTX3+	~~~~		0
0 0	过滤		单击选择网络			
	DP					Ŷ
	HP1	负网络	SSTX3-			0
	HP2		单击选择网络	20 D		
<u> </u>	HP3		配置完网络信号线,	再应用,确定,OK		
	104					
	自动生成		应用	前人 取消	T N	
						<b>.</b>
		TY22	GND FED FEX OF			
0	000		CAD1		<b>0 0</b> <i>V</i> bi	
0	o o o		3 C4R1	0000	000 St	
0	• • •		3 C4R1	0 0 0 0		
	0		3 <sup>™</sup> C4R1	0 0 0 0		o

3.5.2.2 差分对配置弹窗

差分对配置完成后可以进行差分对布线。

点击布线 → 差分对布线进行绘制。

【创EDA 文件 (F) 编辑 (E) 视图 (V) 放置 (P) 设计 (D)	<b>布线 (U)</b> 布局 (O	) 工具(T)	导出 (R)	下单 (A)	设置 (l)	帮助 (H)		y
	℃。单路布线	Alt+W	<b>₽• -</b>	0• 0•	/• T		DRC ℃_ 〜	< 《 线条45° ∽
开始页 P1.Schematic1_2	✓ 拉伸导线	Shift+W						
h100 h200	器 差分对布线	Alt+D	,	hs	00	متساسله	1600	
	∿ 等长调节	Shift+A		HGRN4				A REAL
Ś Ś	₩ 差分对等长调节			GND				SM
	\$\$\$ 自动布线					GN		CLX PLAN
	షిషి 扇出布线			Sa				
	う 布线模式	Shift+R ►	DAW)	GND	$\mathcal{I}$			
	布线拐角							
SSRX1-	布线宽度	•						
	✓ 移除回路			CNID	e al			
	清除布线	•				SRX1+ SSR		
						SRX1- SSR		
				10		UD		

3.5.2.3 差分线绘制入口



3.5.2.4 差分线绘制效果展示1(开始)



3.5.2.5 差分线绘制效果展示(中间)



3.5.2.6 差分线绘制效果展示(完整)

# 3.5.3. 等长线调节

在 PCB 设计中,等长调节又称等长绕线、延迟线,是 PCB 设计中一种特殊的走线形式,主要目的是为了补偿同一组时序相关的信号线中延时较小的走线,尽量减小同组信号 之间的相对延时,以减少信号失真和时序问题。

点击布线 → 等长调节进行配置。



3.5.3.1 等长调节入口

在等长调节设置时,可根据选择差分对正负网络导线长度的差值确定等长调节要增加 的长度。



在等长调节模式下, Tab 键进入等长调节设置。

3.5.3.2 等长调节设置弹窗



3.5.3.3 等长布线效果展示

### 3.6. 铺铜

嘉立创 EDA 的铺铜功能为 PCB 设计提供了强大的支持,它允许用户在 PCB 上创建大面积的铜箔区域,这些区域可以用来接地或接电源,以增强电路的电气性能。以下是嘉立创 EDA 铺铜功能的一些详细介绍:

铺铜区域的绘制:用户可以通过点击并拖动鼠标来绘制铺铜区域,该区域可以在 PCB 的顶层和底层分别绘制。一个 PCB 可以包含多个铺铜区域,并且可以对每个区域进行单独 设置。

铺铜属性:在创建铺铜区域后,用户可以在右侧属性面板中修改其属性。这些属性包括铺铜区的层(如顶层、底层、内层1至内层4)、名称、网络(铜箔所连接的网络)、间距(铺铜区距离其他同层电气元素的间隙)、焊盘连接样式、发散线宽、填充样式(全填充、无填充、网格)、网格线宽、网格间距、制造优化、到边框间距、锁定(仅锁定铺铜的位置)以及重建铺铜区等。

使用技巧:用户可以通过快捷键(如"E"键开始绘制铺铜,"L"键改变拐角,"空 格键"改变方向)来提高操作效率。此外,还有其他快捷键,如"Shift+B"重建所有铺铜 区,"Shift+M"隐藏所有铺铜区等。

注意事项:由于实时铺铜可能会影响编辑器的性能,因此嘉立创 EDA 不支持实时铺铜。在 PCB 产生修改后,需要重建铺铜区。此外,移动元素后,在生成 Gerber 文件前也需要重建铺铜。

这些功能和技巧使得嘉立创 EDA 的铺铜功能非常强大和灵活,能够满足不同 PCB 设计的需求。



3.6.1 铺铜 效果展示

## 3.7. 调整丝印

丝印是指在 PCB 板上印刷标识和信息的过程,它包括元件标识、引脚号、警告语、版本号等。丝印对于电路板的组装、调试和维护至关重要。

选中丝印,拖拽可调整丝印位置,在右侧属性面板可调整字体、大小等。



3.7.1 丝印属性调整窗口

右侧图层切换到丝印层,放置 → 文本(或工具栏上的快捷方式)可放置自定义文

本。



3.7.2 放置丝印入口

## 3.8. 检查 DRC

完成 PCB 绘制后,进行彻底的审查和验证,以确保所有规则和约束都得到满足。使用

DRC(设计规则检查)工具来检查电气和物理规则的一致性。

点击 设计 → 检查 DRC 来检查是否有 DRC 错误,错误信息会出现在底部面板。



### 3.8.1 DRC 检查入口

### 3.9. 3D 预览

DRC 检查无错误后,进行 3D 预览,嘉立创 EDA 的 3D 预览功能允许用户在设计 PCB 时 查看电路板的 3D 模型,这有助于验证电路板设计是否符合预期,加快工程设计的效率。

在顶部工具栏点击 3D 预览图标,或在视图菜单点击 3D 预览菜单,可以进行 PCB 3D 预览。



3.9.1 3D 预览入口

效果如下:



### 3.9.2 3D 预览效果

## 3.10. 导出制造文件

在 PCB 设计完成后,可以在导出菜单输出所需的制造文件,如 Gerber,坐标文件, Step 等。



3.10.1 导出制造文件 入口